



UNIVERSIDADE FEDERAL DO VALE DO SÃO FRANCISCO
COLEGIADO DE ENGENHARIA DA COMPUTAÇÃO

		UNIVERSIDADE FEDERAL DO VALE DO SÃO FRANCISCO PROGRAMA DE DISCIPLINA			
NOME		COLEGIADO	CÓDIGO	SEMESTRE	
Organização e Arquitetura de Computadores II		Engenharia de Computação	CCMP0031	2017.1	
CARGA HORÁRIA	TEÓR: 60 h	PRÁT: 0 h	HORÁRIOS: Segunda-feira e quarta-feira das 8h às 10h		
CURSOS ATENDIDOS			SUB-TURMAS		
Engenharia de Computação			C4		
PROFESSOR (ES) RESPONSÁVEL (EIS)			TITULAÇÃO		
Max Santana Rolemberg Farias			Doutor		
EMENTA					
Máquinas paralelas: processadores vetoriais, sistemas multiprocessados e multicomputadores. Sistemas multiprogramados. Programação, comunicação e sincronização em máquinas paralelas e sistemas multiprogramados. Superpipeline. Arquiteturas superescalares. Arquiteturas VLIW. Linguagem de descrição de hardware.					
OBJETIVOS					
Fornecer ao aluno conhecimentos adicionais sobre a organização e arquitetura de computadores, em especial os conceitos relacionados ao processamento paralelo e à supercomputação.					
METODOLOGIA (recursos, materiais e procedimentos)					
A disciplina será trabalhada com aulas expositivas (quadro branco, marcador, notebook e projetor multimídia, etc) onde serão fornecidos os componentes teóricos e será feita a prática de exercícios nos computadores disponíveis nos laboratórios da Univasf.					
FORMAS DE AVALIAÇÃO					
A avaliação será realizada mediante duas provas e um trabalho. A média do discente resultará da média aritmética das notas obtidas.					

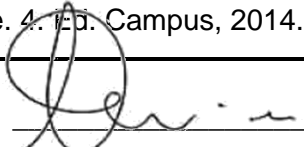


UNIVERSIDADE FEDERAL DO VALE DO SÃO FRANCISCO
COLEGIADO DE ENGENHARIA DA COMPUTAÇÃO

CONTEÚDO PROGRAMÁTICO	
TEMAS ABORDADOS/DETALHAMENTO DA EMENTA	
1ª aula	Apresentação da disciplina.
2ª aula	Máquinas paralelas: processadores vetoriais.
3ª aula	Máquinas paralelas: sistemas multiprocessados e multicomputadores.
4ª aula	Sistemas multiprogramados.
5ª aula	Sistemas multiprogramados (continuação).
6ª aula	Programação em máquinas paralelas.
7ª aula	Comunicação e sincronização em máquinas paralelas.
8ª aula	Superpipeline.
9ª aula	Superpipeline (continuação).
10ª aula	Lista de Exercícios.
11ª aula	Arquiteturas superescalares.
12ª aula	Arquiteturas VLIW.
13ª aula	Arquiteturas VLIW (continuação).
14ª aula	Lista de Exercícios.
15ª aula	1ª Prova.
16ª aula	Linguagens de descrição de hardware: Conceitos e exemplos de linguagens.
17ª aula	Introdução à linguagem VHDL: Aspectos gerais da linguagem.
18ª aula	Linguagem VHDL: Níveis de abstração e sínteses de circuitos digitais.
19ª aula	Introdução à placa educacional de desenvolvimento: Intel DE2-115.
20ª aula	Introdução ao software de desenvolvimento: <i>Quartus Prime</i> .
21ª aula	<i>Quartus Prime</i> : Usando projetos esquemáticos
22ª aula	<i>Quartus Prime</i> : Usando projetos VHDL
23ª aula	<i>Quartus Prime</i> : Usando a biblioteca de módulos em projeto VHDL
24ª aula	Simulação de projetos VHDL
25ª aula	Laboratórios de lógica digital em VHDL
26ª aula	Laboratórios de lógica digital em VHDL (continuação)
27ª aula	Laboratórios de sistema de computação em VHDL.
28ª aula	Laboratórios de sistema de computação em VHDL (continuação).
29ª aula	Laboratórios de sistema de computação em VHDL (continuação).
30ª aula	2ª Prova e entrega do trabalho.

REFERÊNCIAS BIBLIOGRÁFICAS

STALLINGS, W. Arquitetura e Organização de Computadores. 8. Ed. Pearson Education, 2010.
HENNESSY, J. L.; PATTERSON, D. A. Arquitetura de Computadores: Uma Abordagem Quantitativa. 5. Ed. Campus, 2014.
PATTERSON, D. A.; HENNESSY, J. L. Organização e Projeto de computadores: A Interface Hardware/Software. 4. Ed. Campus, 2014.

____/____/____ DATA	 _____ ASSINATURA DO PROFESSOR	____/____/____ HOMOLOGADO NO COLEGIADO	_____ COORDENADOR DO COLEGIADO
------------------------	---	---	-----------------------------------



**UNIVERSIDADE FEDERAL DO VALE DO SÃO FRANCISCO
COLEGIADO DE ENGENHARIA DA COMPUTAÇÃO**