

Eletrônica Digital

Contadores (Aula1)

Prof. Rômulo Calado Pantaleão Camara

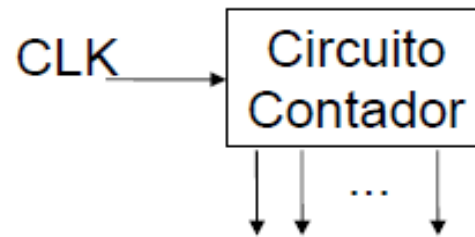
Carga Horária: 2h/60h

Contadores

Um contador é um arranjo de FFs que avança de um estado para outro em resposta a um *evento* (ex. sinal de clock).

O contador conta o número de eventos.

Num circuito contador, a entrada de clock é suficiente para fazê-lo “contar” dentro de sua seqüência.



saída pré-definida (contagem)

Módulo: Número de estados que o contador percorre em cada ciclo completo de contagem antes de retornar ao estado inicial.

$$\text{Módulo} = 2^N$$

N = número de FF

Número de estados pode ser menor que o módulo: contador pula alguns estados

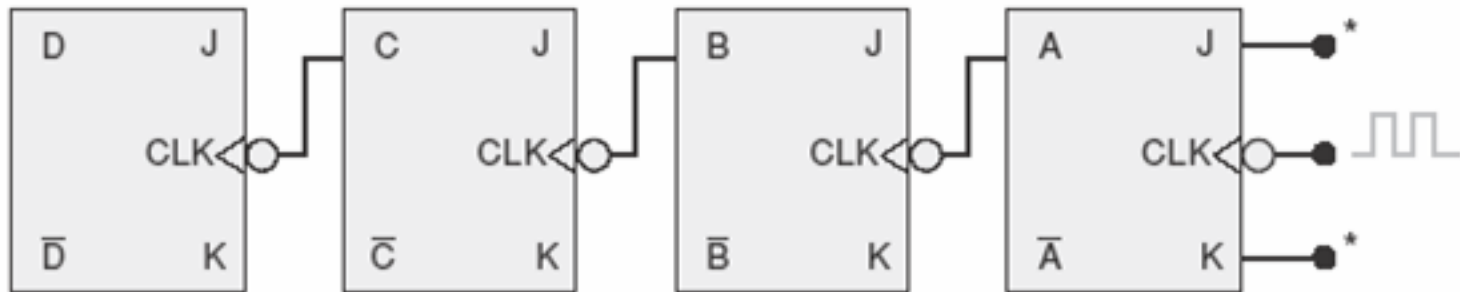
Contadores (cont.)

- Os contadores podem ser classificados por:
 - ❑ Tipo de controle
 - Assíncrono
 - Síncrono
 - ❑ Tipo de contagem
 - Crescente (up)
 - Decrescente (down)

Contador Assíncrono

- Contador NÃO muda de estado em sincronismo com clock.
- Somente o primeiro FF recebe o clock externo
- Os demais FF são interligados em cascata (saída de um aciona entrada CLK do seguinte)

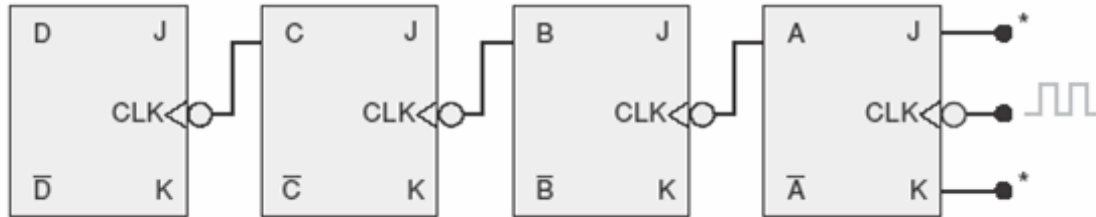
Exemplo: Contador assíncrono (**ondulante ou por pulsação**) de 4 bits
– *ripple counter*



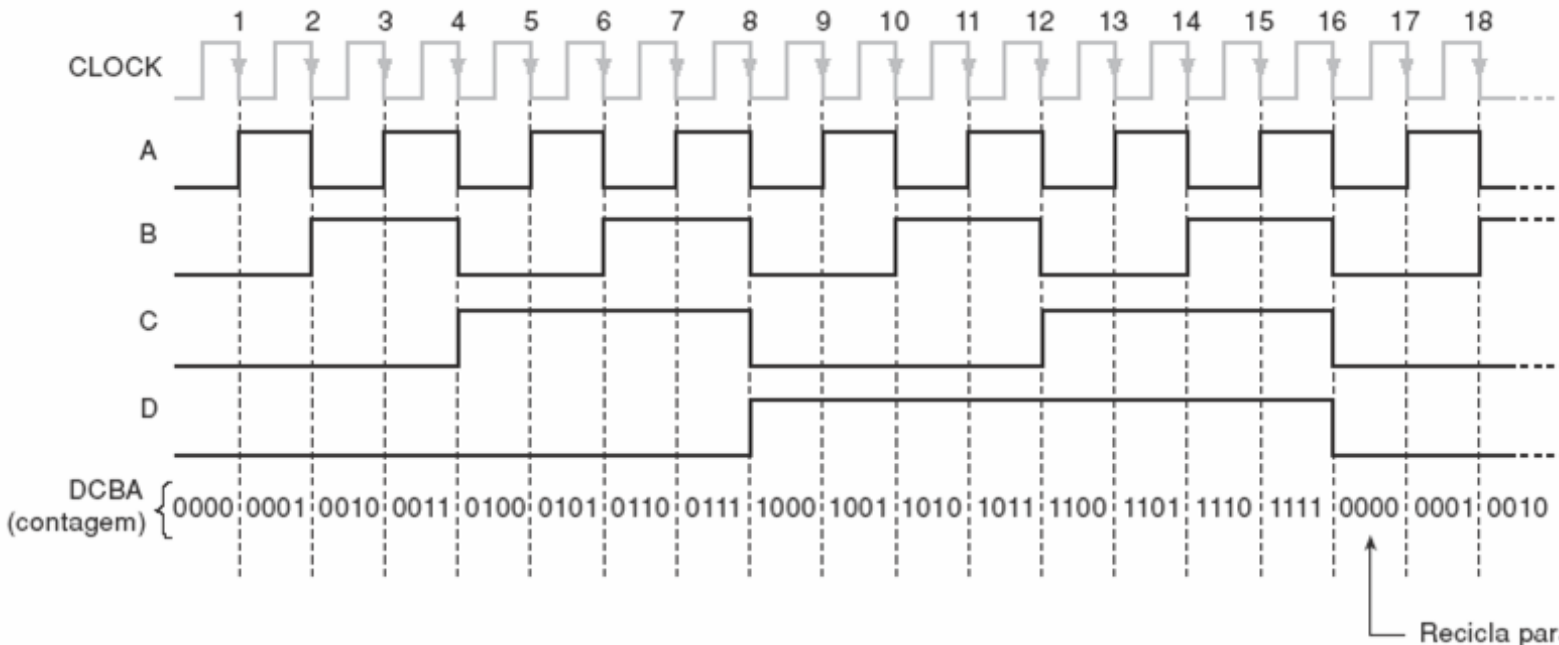
*Supõe-se que todas as entradas J e K sejam 1.

Contador Assíncrono (cont.)

- FF A → LSB
- FF D → MSB
- Atraso entre as respostas dos FFs de 5 a 20 ns.
- Todos os FF com J e K em “1”.
- Poderia ser utilizado um FF T (T = “1”).



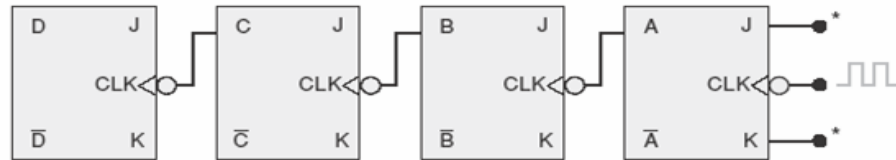
*Supõe-se que todas as entradas J e K sejam 1.



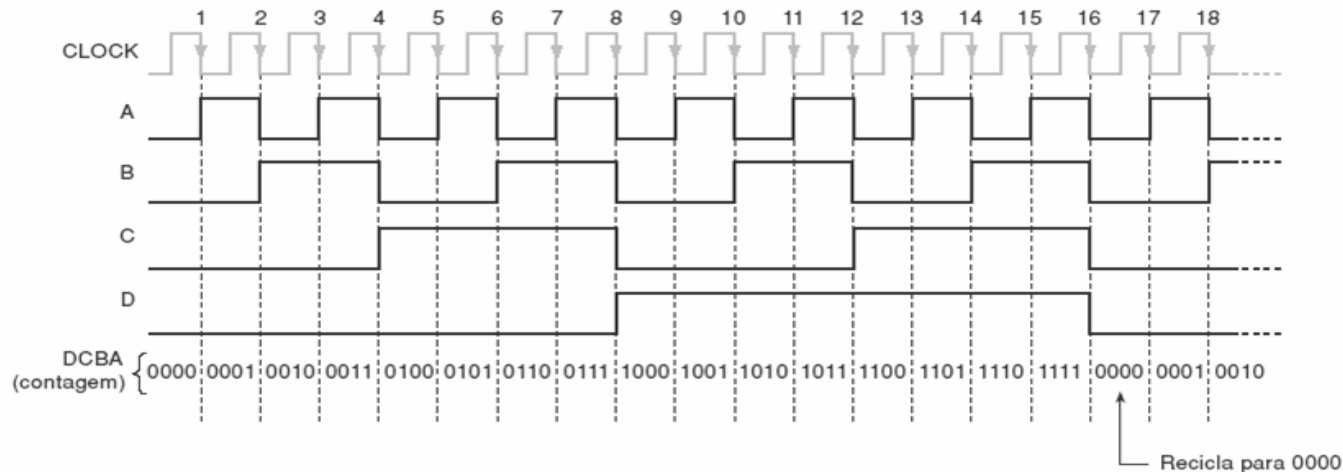
Módulo 16

Contador Assíncrono (cont.)

Exemplo: Suponha que o estado inicial seja 0000 e que, em algum momento, os pulsos de clock são removidos. O contador apresenta a contagem 0011. Quantos pulsos ocorreram?



*Supõe-se que todas as entradas J e K sejam 1.

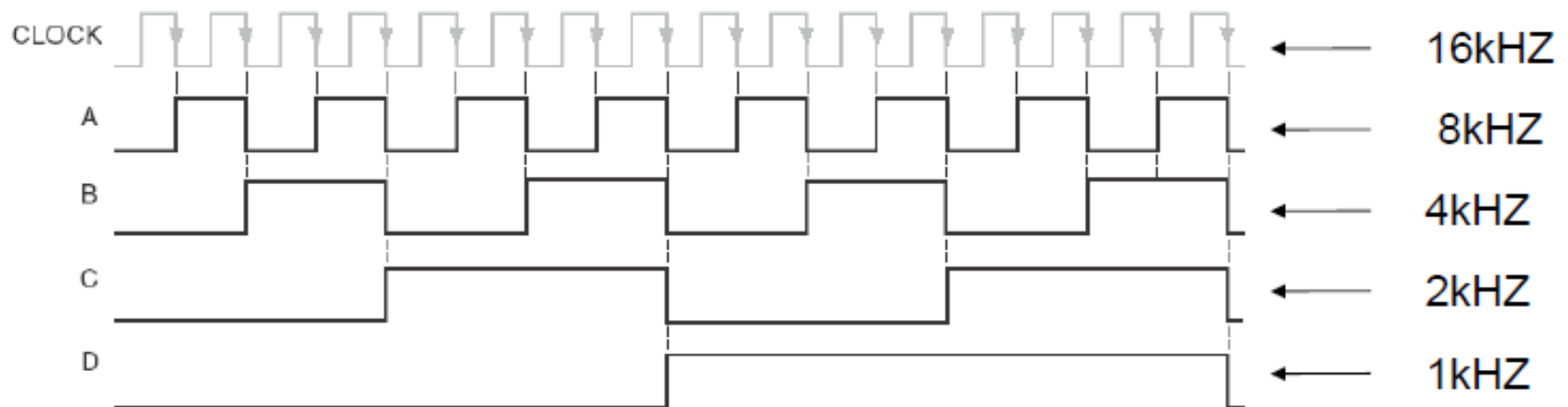


Não se pode saber se o contador reiniciou a contagem ou não. Resposta poderia ser 3, 19, 35, 51, etc.

Contador Assíncrono (cont.)

Divisão de Freqüência

- Em um contador básico cada FF produz um sinal de saída com uma freqüência que é a metade do sinal na sua entrada de clock.

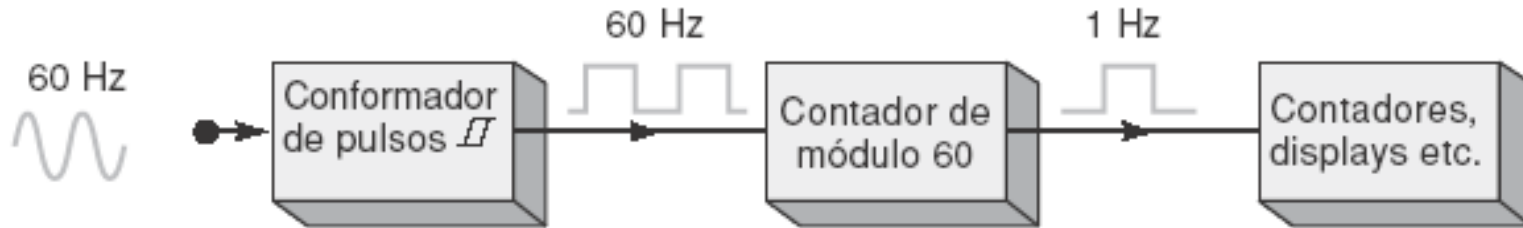


Obs: Em qualquer contador: $f_{MSB} = f_{clock} / \text{módulo}$ (divisor pelo módulo)

Módulo 16 – contador divisor por 16

Contador Assíncrono (cont.)

Exemplo: Relógio Digital.



Questão: Quantos FF são necessário para implementar um contador de módulo 60?

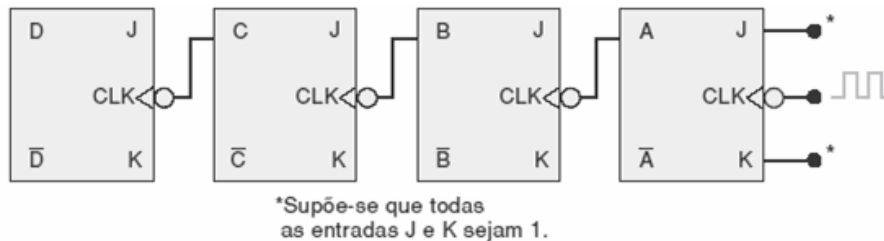
$$2^N \geq 60 \rightarrow \text{Potência de 2 mais próxima 64}$$
$$\text{Logo } N = 6 \text{ FFs}$$

Não pode ser implementado com *ripple counter*.

Contador Assíncrono (cont.)

Atraso de Propagação em Contadores Assíncronos

- Contadores por pulsação são os mais simples pois necessitam apenas dos FFs.
- No entanto, apresentam a desvantagem de um atraso de propagação proporcional ao número de FFs. Cada FF é disparado pelo anterior

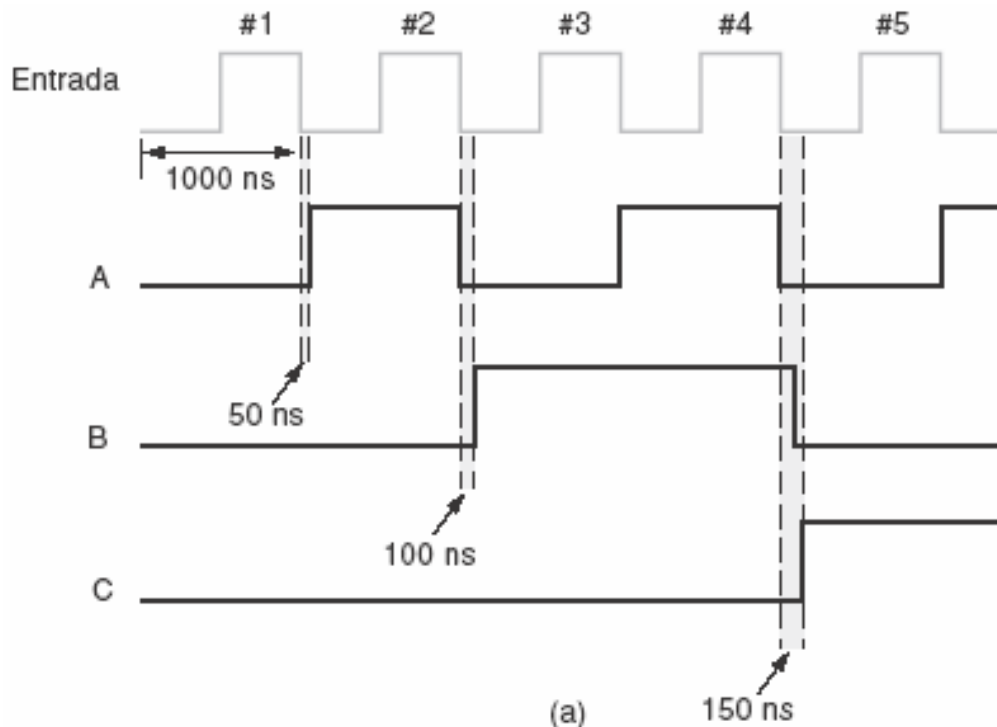


- B responderá t_{pd} após A receber transição do clock, C responderá $2 \times t_{pd}$, e assim por diante.

Contador Assíncrono (cont.)

Atraso de Propagação em Contadores Assíncronos

- Os atrasos de propagação se acumulam de modo que o enésimo FF não muda de estado até um intervalo de tempo $N \times t_{pd}$ após a transição do clock ter ocorrido.



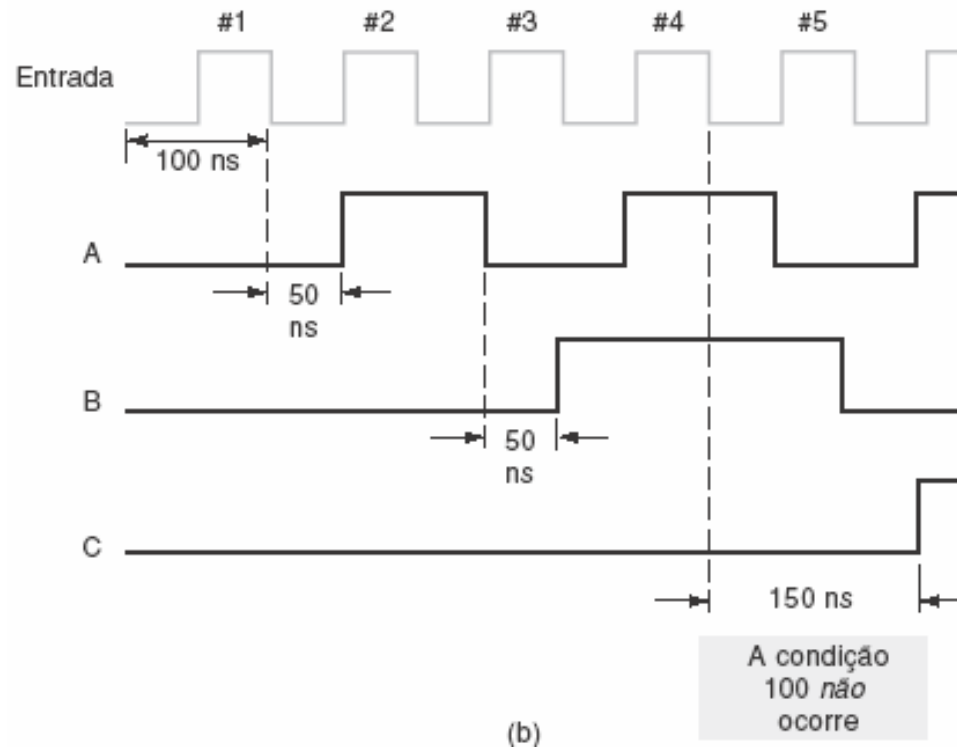
Só após 150 ns, o resultado da saída C é confiável.

Obs: Para frequências baixas, o contador trabalha adequadamente.

O mesmo não é verdade para frequências elevadas, como a seguir. 10

Contador Assíncrono (cont.)

Atraso de Propagação em Contadores Assíncronos



- ❑ O problema pode ser evitado desde que: $T_{clock} \geq N \times t_{pd}$
- ❑ Em termos de frequência: $f_{max} = 1 / (N \times t_{pd})$, onde $N = n^{\circ}$ FF

Exemplo: Contador de 4 bits usando 74LS112 – $t_{PLH} = 16$ ns e $t_{PHL} = 24$ ns

$$f_{max} = 1 / (4 \times 24 \text{ ns}) = 10,4 \text{ Mhz}$$

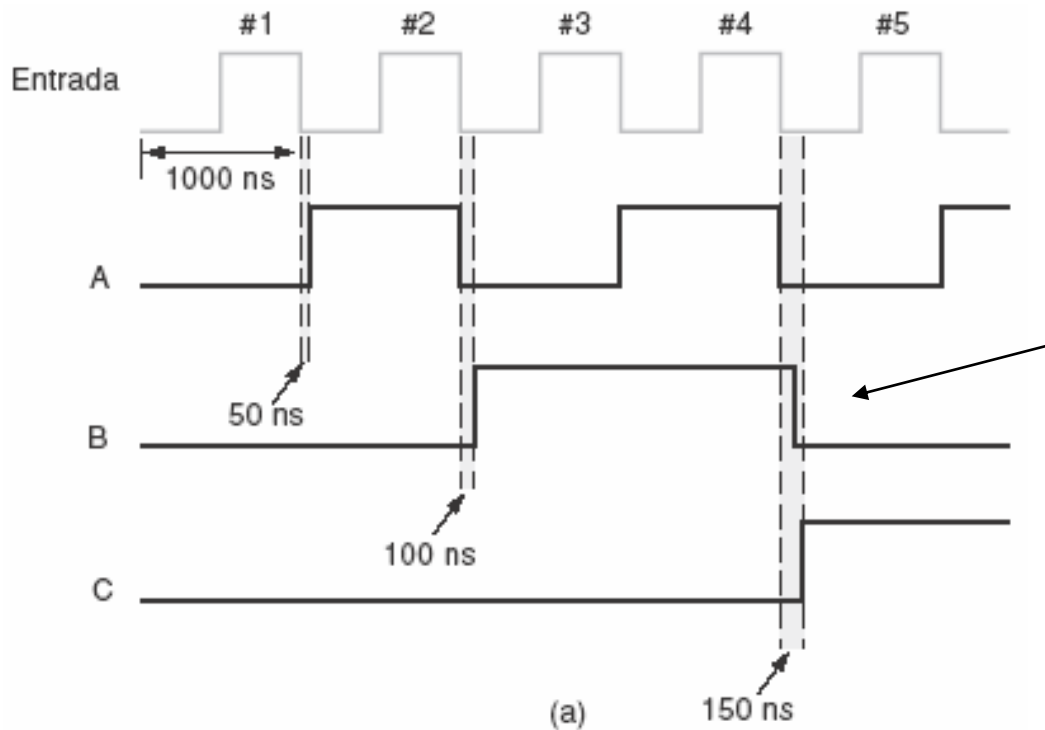
Para 6 bits:

$$f_{max} = 1 / (6 \times 24 \text{ ns}) = 6,9 \text{ Mhz}$$

Contador Assíncrono (cont.)

Atraso de Propagação em Contadores Assíncronos

- Outro problema dos contadores assíncronos: saídas decodificadas.
- Em dado intervalo de tempo, o contador passa por estado temporário.



Esses estados temporários produzem **glitches**.

011 – 010 – 100

↑
Erro

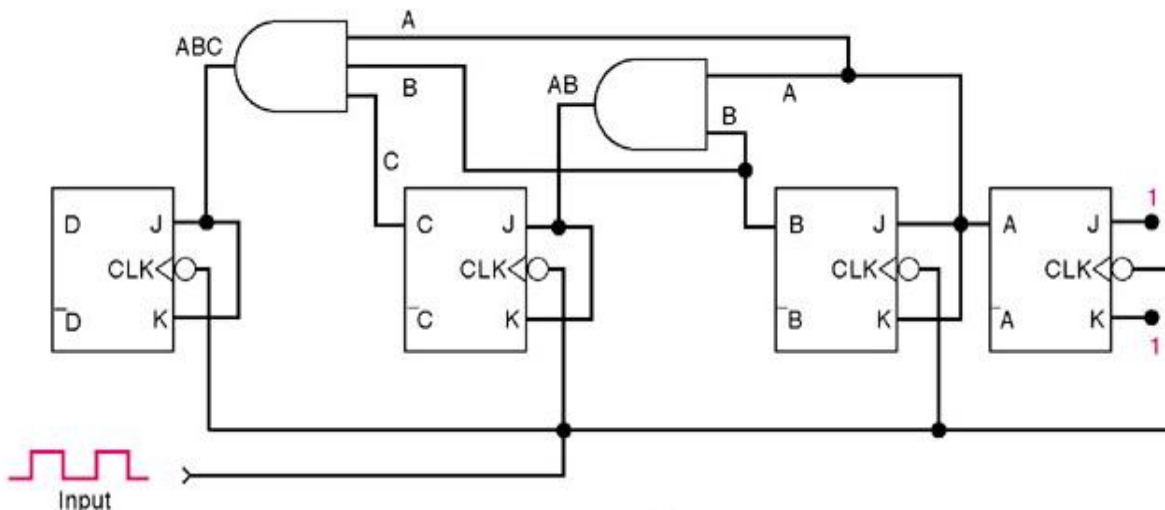
Solução: Na lógica de decodificação, adicionar entrada extra (pulso de controle) que só é ativada após o tempo de propagação total.

Contador Síncrono (cont.)

Observe que as as entradas das portas AND são sempre as saídas de todos os FFs dos estágios anteriores.

Quanto maior a contagem, mais entradas as portas AND devem ter.

Como regra geral, a porta AND que é entrada de um estágio N terá $(N-1)$ entradas.



Contador Síncrono (cont.)

- Vantagem sobre assíncronos:
 - Atrasos dos FFs não são somados para obter atraso total.
- Atraso total = t_{pd} de um FF + t_{pd} da porta AND, independentemente do número de FFs, ou seja, podem operar em frequência muito maior que contadores assíncronos.

Exemplo: a) Determine f_{max} para o contador síncrono se cada FF tem um t_{pd} de 50 ns e a porta AND tem t_{pd} de 20 ns. Compare com o contador assíncrono.

b) Determine f_{max} para um contador síncrono de módulo 32.

Sol. a) Para o contador síncrono, $T_{clock} \geq t_{pd}(FF) + t_{pd}(AND) = 70$ ns. Logo

$$f_{max} = 1 / (70 \text{ ns}) = 14,3 \text{ MHz}$$

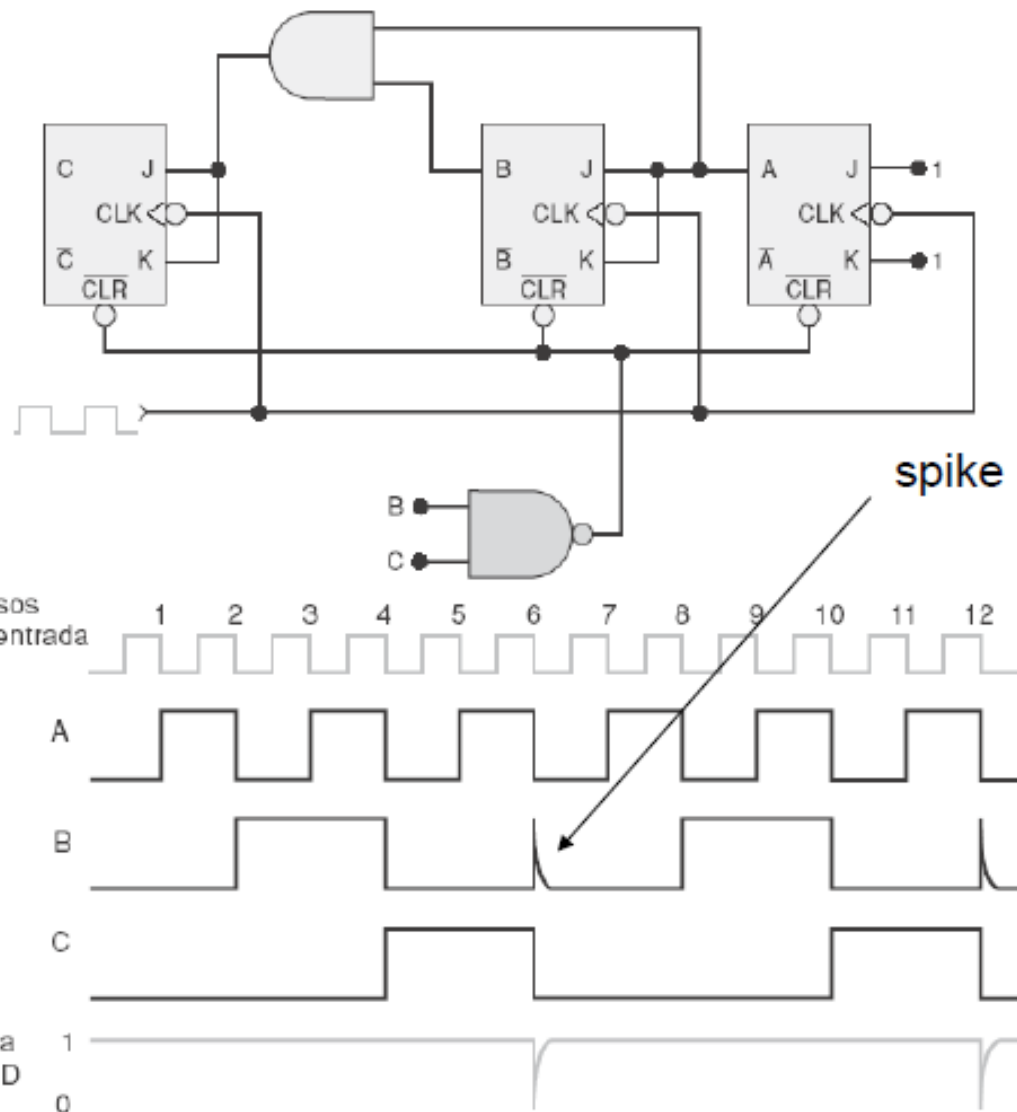
Para o caso assíncrono

$$f_{max} = 1 / (4 \times 50 \text{ ns}) = 5 \text{ MHz}$$

b) $f_{max} = 14,3 \text{ MHz}$, visto que é independente do número de FFs.

Contador de Módulo 2^N

Exemplo: Contador síncrono de módulo 6. Sem considerar a NAND, circuito é um contador módulo 8.



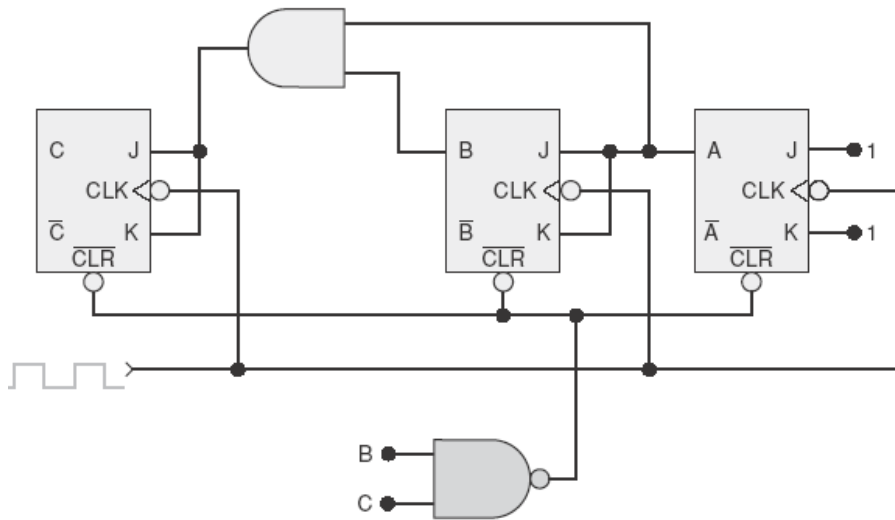
C	B	A
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
1	0	1
1	1	0
1	1	1

- Mantém-se no estado 110 por alguns nanossegundos.
- Spike pode ser problemático.
- Admite-se que o contador conta de 0 a 5.

Obs: Conforme observado na forma de onda C, ela não é simétrica (ciclo de trabalho não é 50%) e divide a frequência de entrada por 6.

Contador de Módulo $< 2^N$ (cont.)

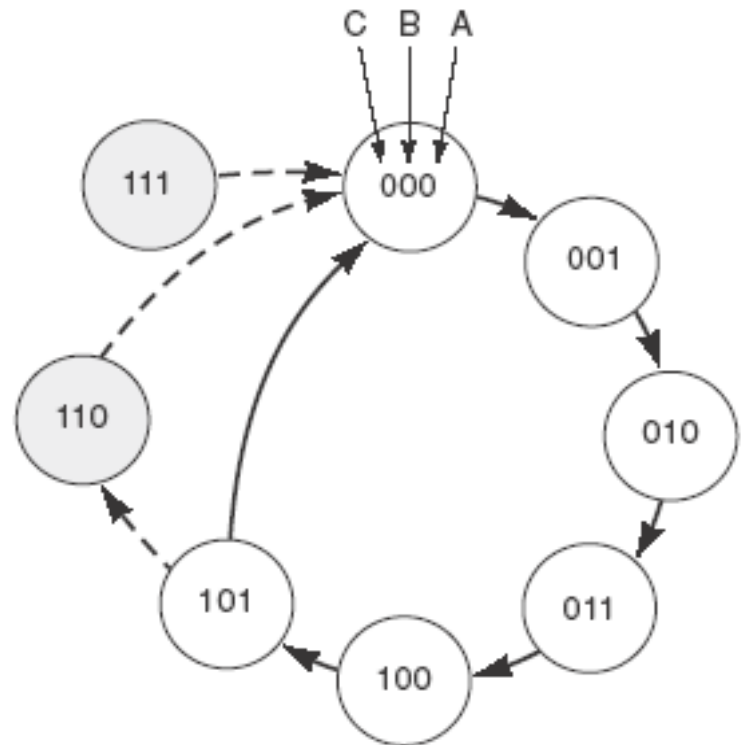
- Diagrama de transição de estados e apresentação dos resultados.
- Cada círculo representa um estado e setas indicam pulso de clock.



Linhas tracejadas indicam estado temporário.

Estado 111 pode ser atingido, por exemplo, quando o circuito é energizado ou devido a um ruído.

Estado temporário

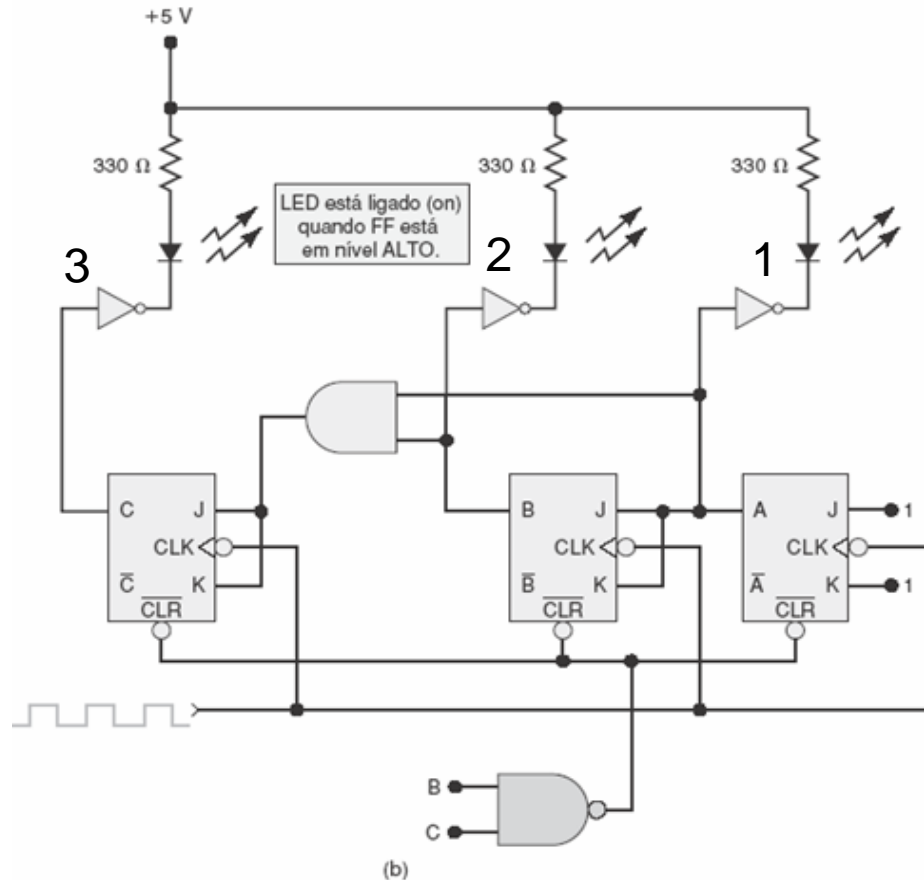


(a)

Nesse caso, a porta NAND terá saída BAIXA e ressetará contador.

Contador de Módulo $< 2^N$ (cont.)

- Apresentação dos resultados.
- LEDs acendem e apagam de acordo com o estado da contagem.



Qual será estado dos LEDs se contador estiver com contagem 5?

$5_{10} = 101_2$. Logo LEDs 1 e 3 acesos e LED 2 apagado.

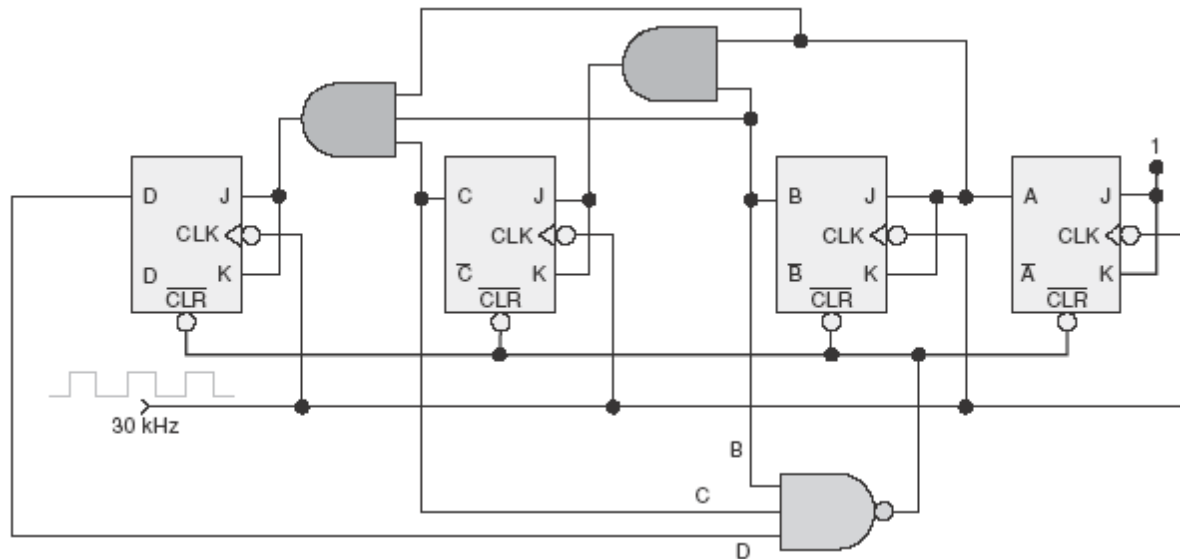
Contador de Módulo $< 2^N$ (cont.)

Alterando o módulo

- A escolha das entradas da porta NAND definem o módulo do contador.

Exemplo: Determinar o módulo do contador mostrado abaixo.

Determinar também a frequência na saída D.



Contador de 4 bits que normalmente contaria de 0000 a 1111. Como as entradas da NAND são B, C e D, o contador irá retornar ao estado 0000 quando a contagem 1110 (14_{10}) for atingida. Logo, o módulo é 14.

Como a frequência de entrada é 30 kHz, a saída será dividida por 14, ou:

$$30 \text{ kHz} / 14 = 2,14 \text{ kHz}$$

Contador de Módulo $< 2^N$ (cont.)

Alterando o módulo

PROCEDIMENTO GERAL – contador módulo X :

1. Determinar menor número de FFs N , tal que $2^N \geq X$ e conecte-os como um contador (se $2^N = X$, dispense os próximos passos).
2. Conecte a saída de uma NAND às entradas CLR dos FFs.
3. Determine os FFs que estarão em nível ALTO na contagem = X . Conecte as saídas destes FFs às entradas da NAND.

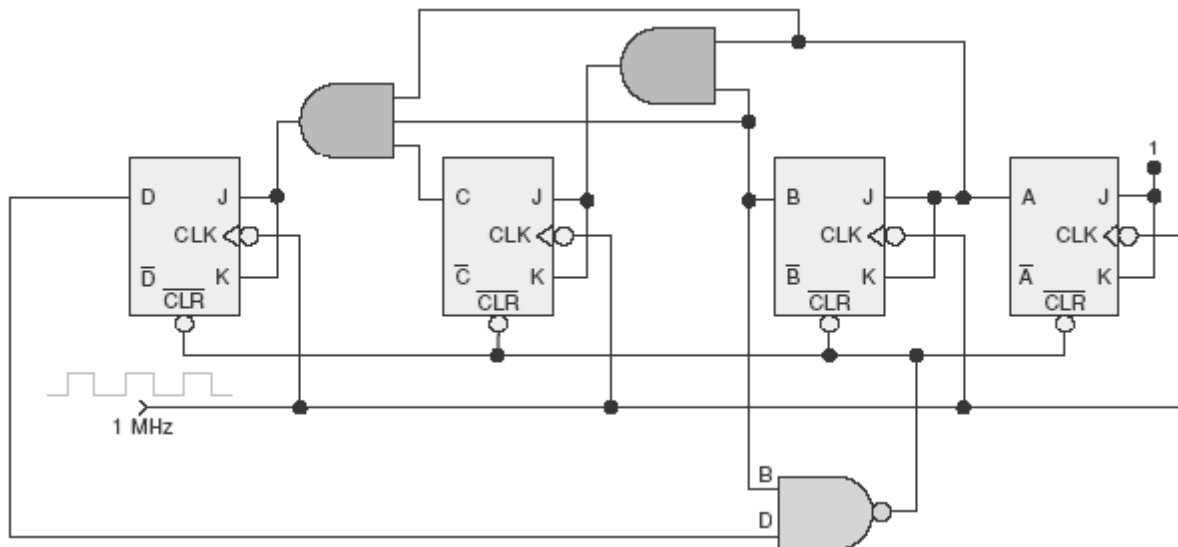
Contador de Módulo $< 2^N$ (cont.)

Alterando o módulo

PROCEDIMENTO GERAL – contador módulo X:

Exemplo: Construir contador síncrono módulo 10 que conte de 0000 (0_{10}) a 1001 (9_{10}).

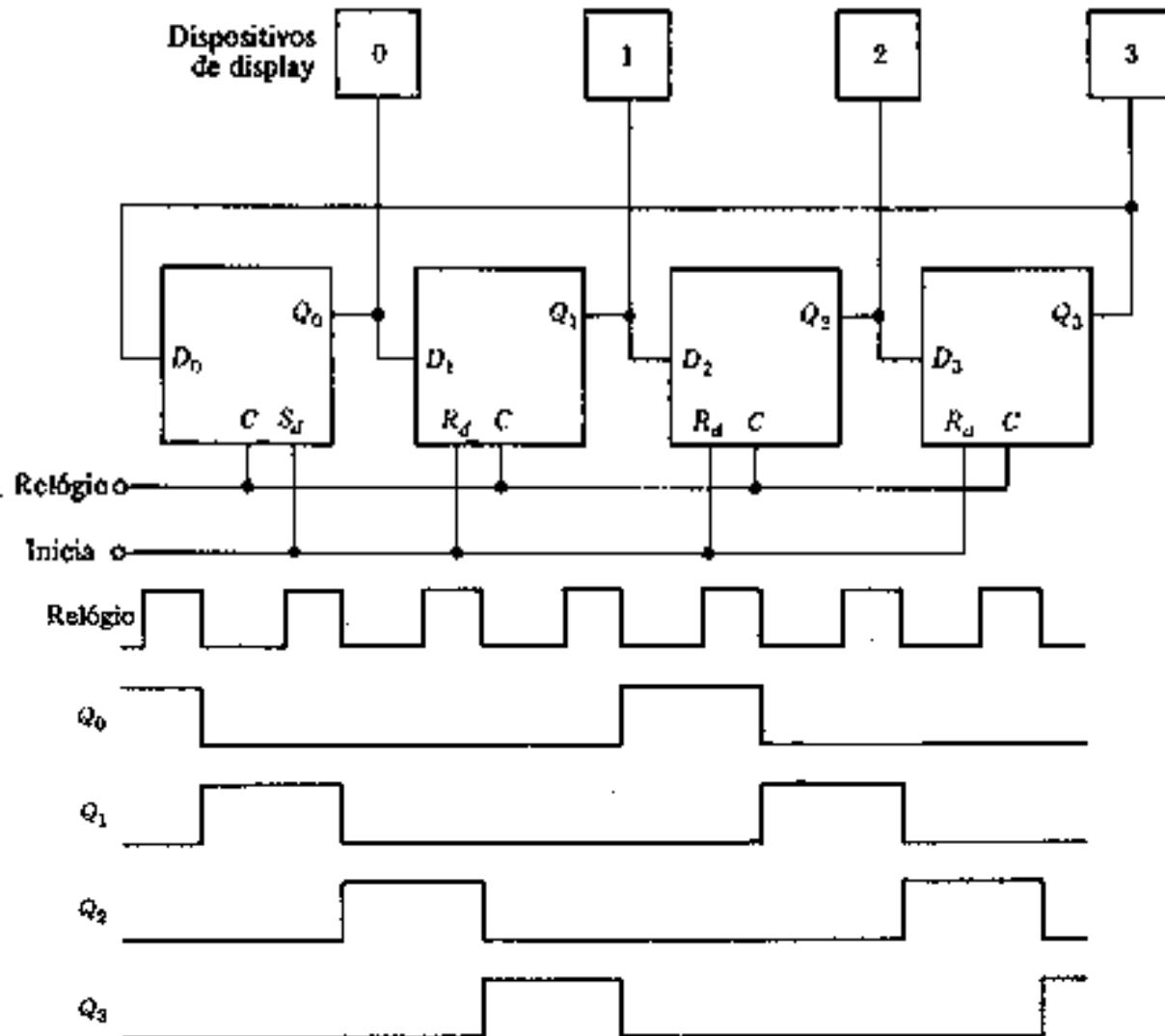
Sol. Como $2^3 = 8$ e $2^4 = 16$, temos que ter 4 FFs. Como os estados estáveis devem ir até 1001, o contador deve ser ressetado ao atingir a contagem 1010 (10_{10}). Logo, as saídas D e B devem ser conectadas à porta NAND.



**Contador decádico
ou BCD**

Contador de Módulo $< 2^N$ (cont.)

- Um outro exemplo é o contador em anel (que na verdade é um registrador de deslocamento com realimentação).
- Ex. Contador em anel com módulo 4.



Inicia é colocado brevemente em nível 1, fazendo $Q_0 = 1$ e ressetando os demais FFs.

A seguir, clock é aplicado, e o contador passa a contar os ciclos de clock.

Para determinar contagem, basta saber que FF se encontra em nível 1.

Vantagem: simplicidade.

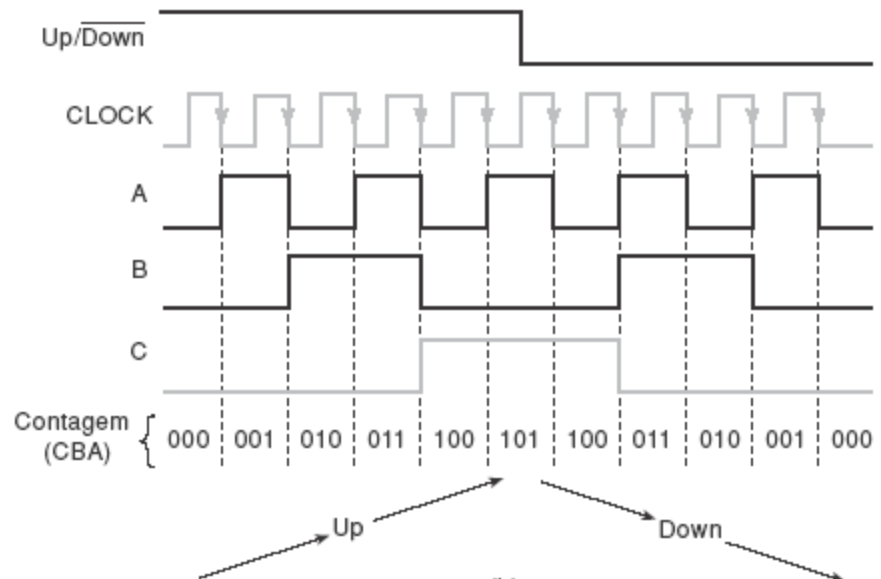
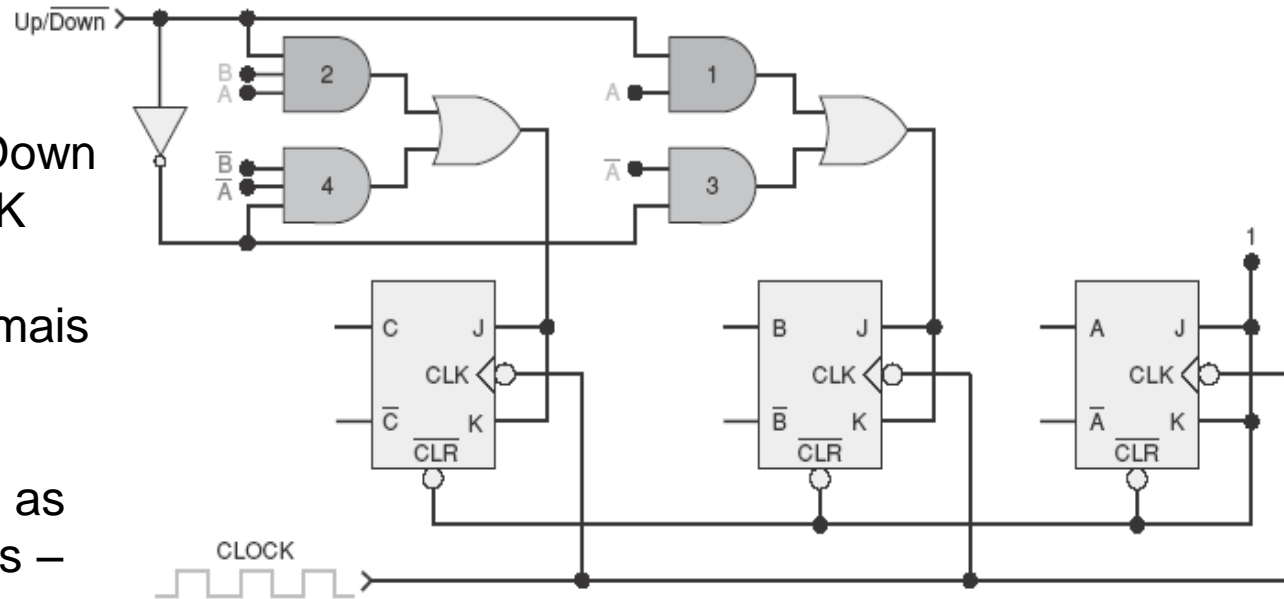
Desvantagem: módulo N para N FFs (máximo 2^N) – pouco econômico.

Contador Síncrono Crescente/Decrescente

- A entrada de controle Up/Down controla se as entradas J e K dos FFs seguintes serão acionados pelas saídas normais ou invertidas.

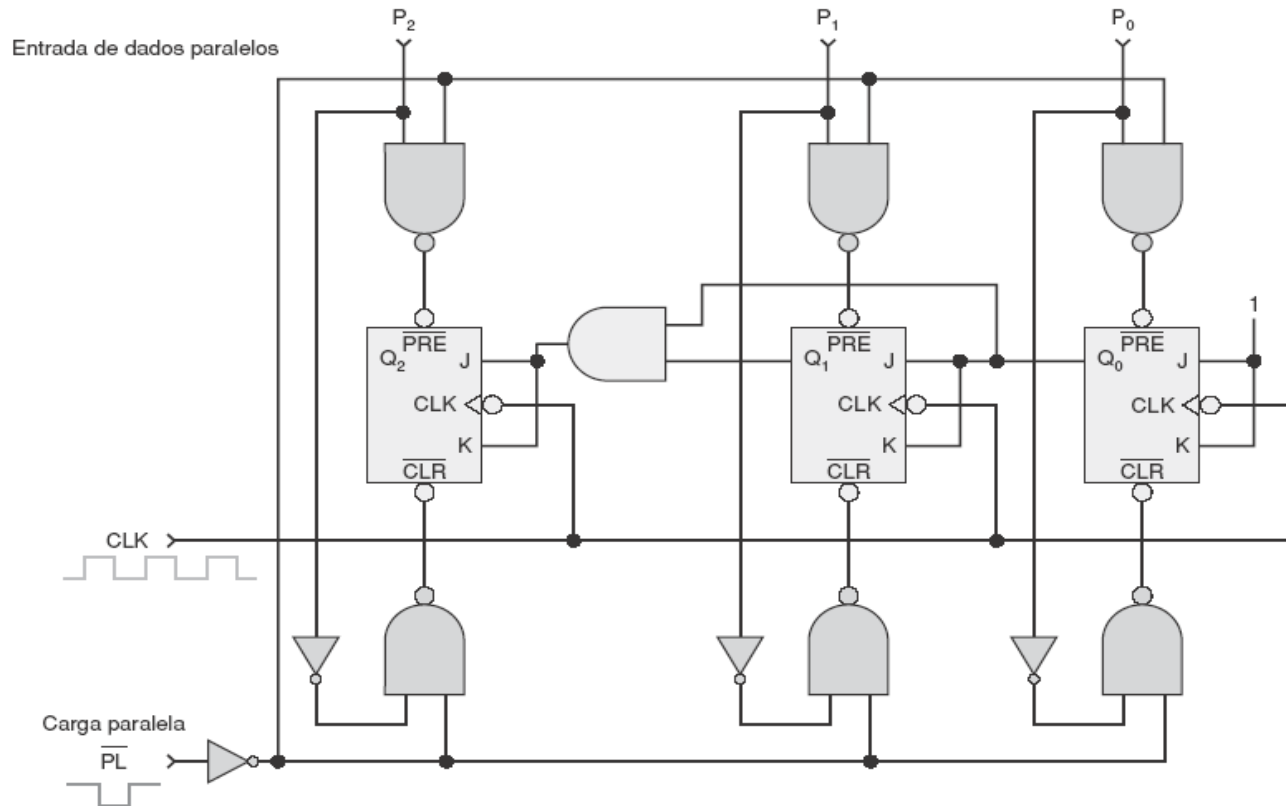
- Quando Up/Down = ALTO, as portas 1 e 2 serão acionadas – contagem crescente.

- Quando Up/Down = BAIXO, as portas 3 e 4 serão acionadas – contagem decrescente.



Contador com Carga Paralela (*Presettable*)

- Podem ser inicializados com qualquer contagem inicial assíncrona ou sincronamente.
- Operação é chamada de carga paralela.

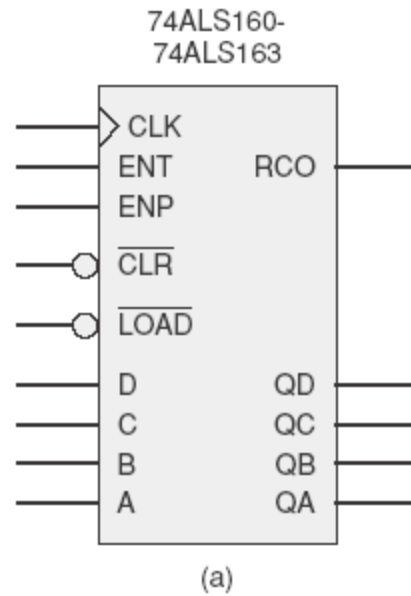


- Ex. Carga paralela assíncrona de três bits:
 - 1) Aplicar contagem desejada nas entradas P_2 , P_1 , e P_0 .
 - 2) Aplicar pulso BAIXO em PL (*Parallel Load*)
- Transferência ocorre independente das entradas J, K e CLK.

CIs Contadores

Série 74ALS160-163/74HC160-163

Contadores Crescentes



Número do componente	Módulos
74ALS160	10
74ALS161	16
74ALS162	10
74ALS163	16

(b)

74ALS160-74ALS163 Tabela de funções

$\overline{\text{CLR}}$	$\overline{\text{LOAD}}$	ENP	ENT	CLK	Função	Número de componentes
L	X	X	X	X	Clear assíncrono	74ALS160 & 74ALS161
L	X	X	X	↑	Clear síncrono	74ALS162 & 74ALS163
H	L	X	X	↑	Carga síncrona	Todos
H	H	H	H	↑	Contagem crescente	Todos
H	H	L	X	X	Sem mudança	Todos
H	H	X	L	X	Sem mudança	Todos

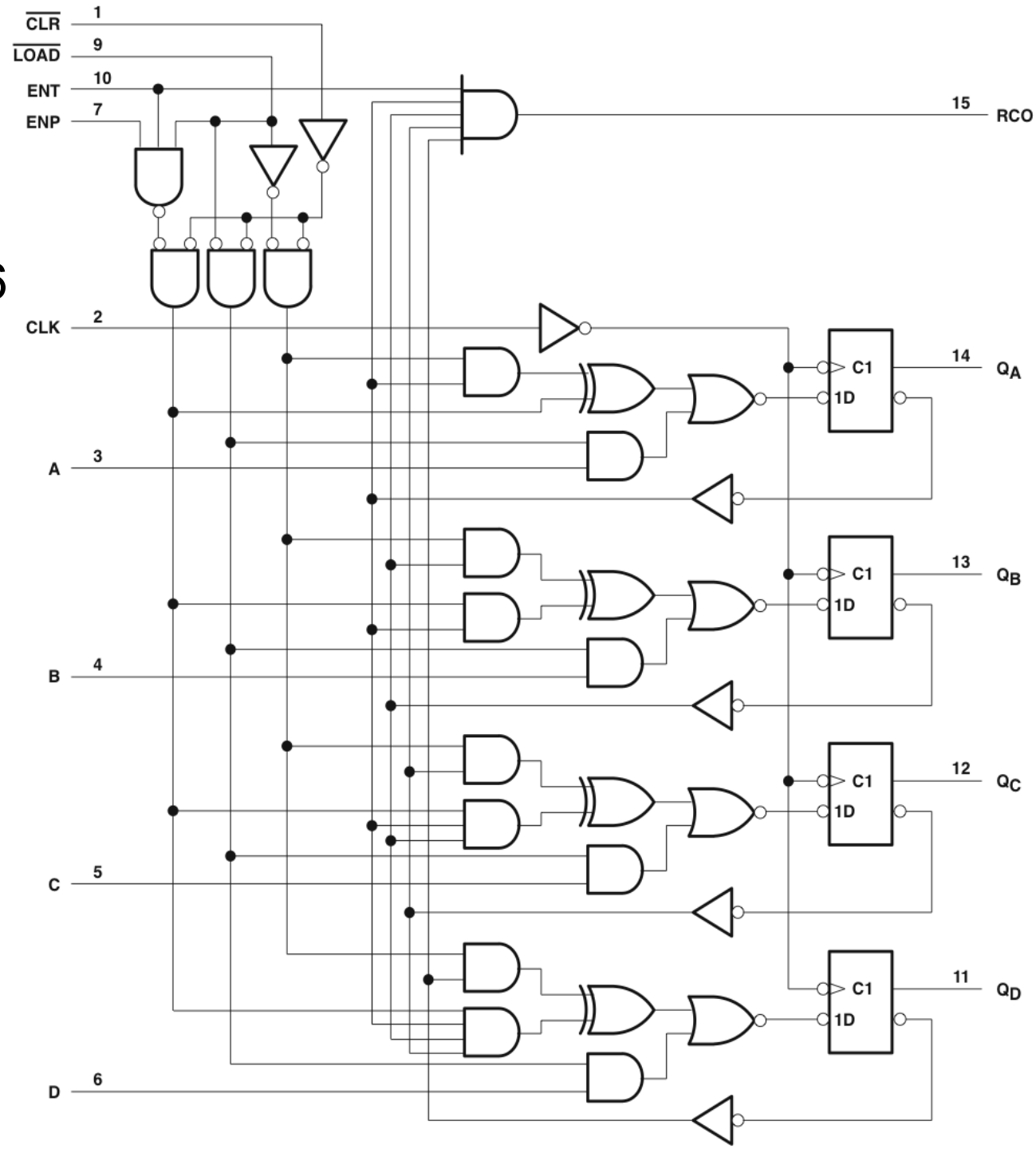
FIGURA 7.13
Série de contadores síncronos 74ALS160 a 74ALS163: (a) Símbolo lógico; (b) Módulos; (c) Tabela de funções.

(c)

CIs Contadores

74ALS163

Contador módulo 16

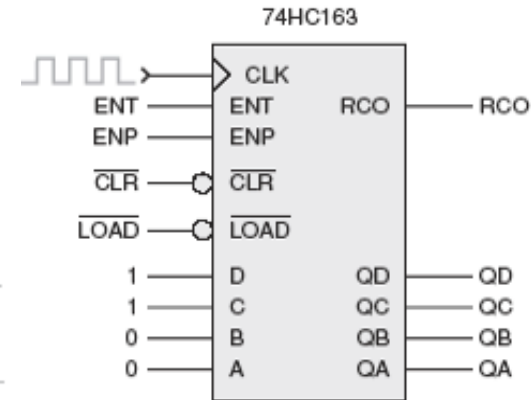
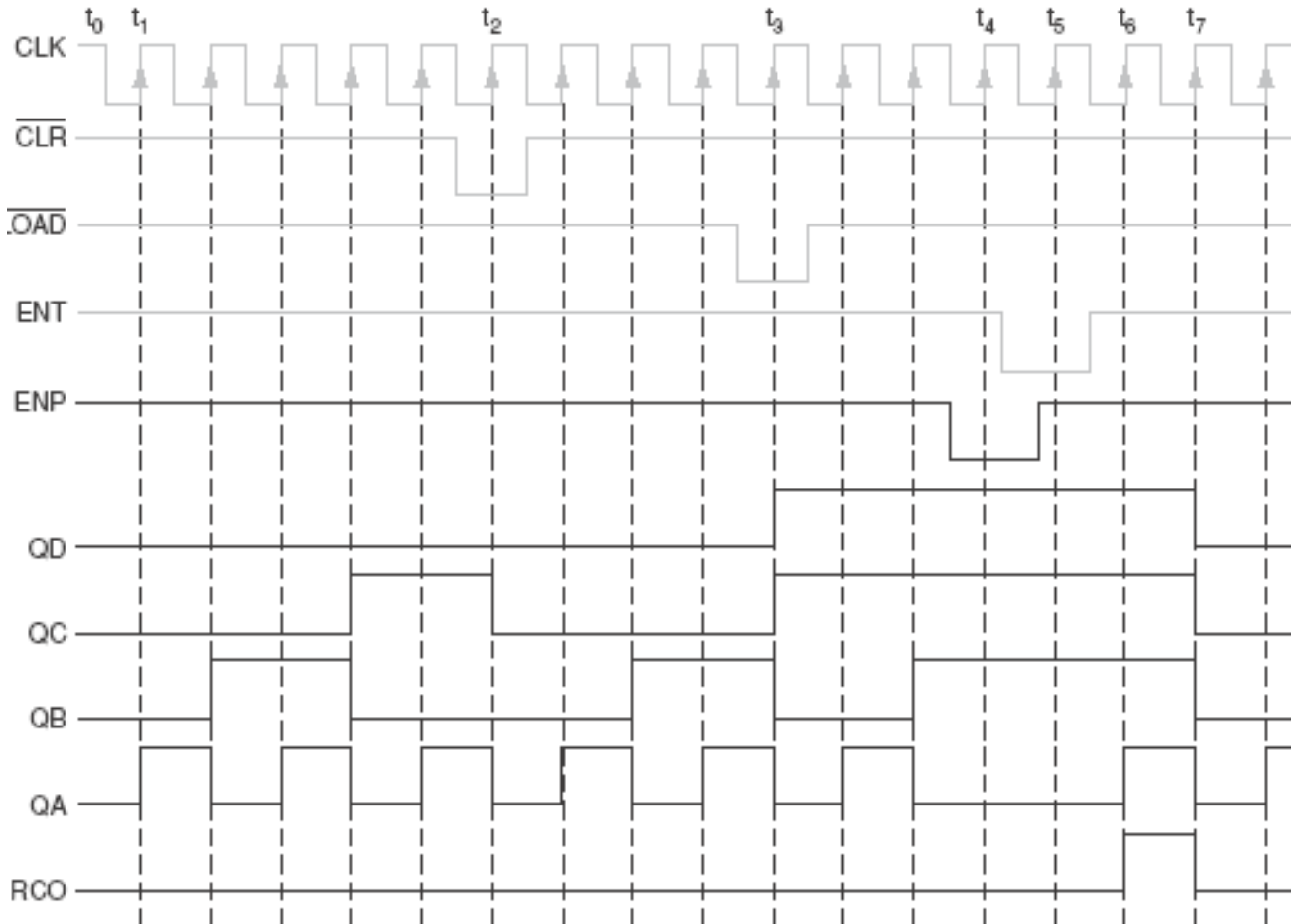


Cl's Contadores (cont.)

Formas de onda do 74ALS163

CLEAR síncrono, LOAD síncrono

Entradas de dados : DCBA = 1100

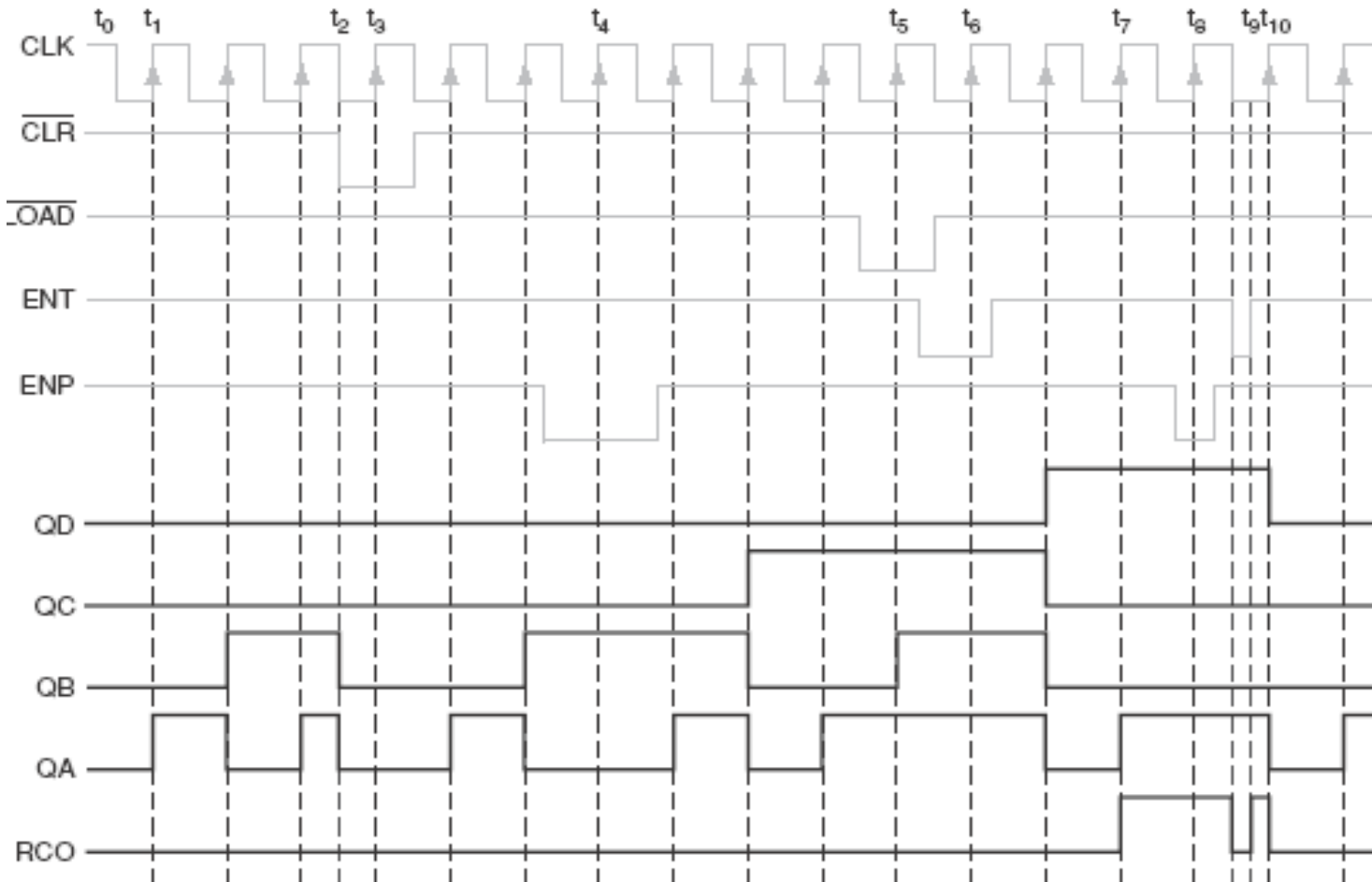
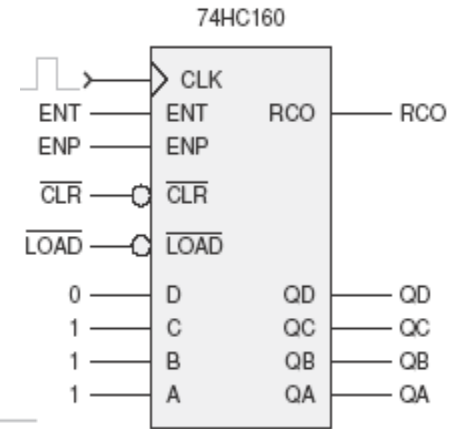


Cl's Contadores (cont.)

Formas de onda do 74HC160 (cont. BCD)

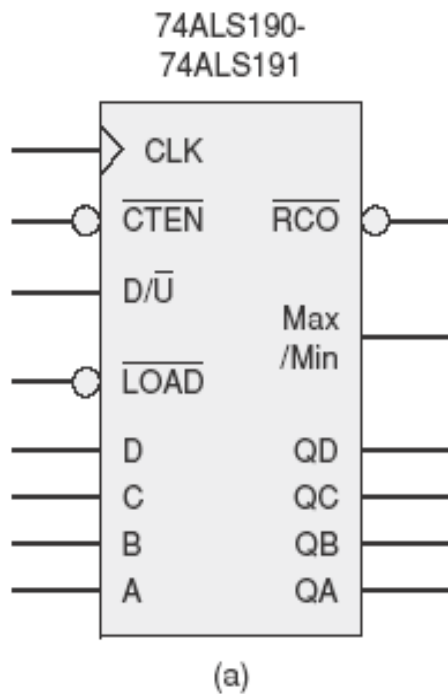
CLEAR assíncrono, LOAD síncrono

Entradas de dados : DCBA = 0111



CIs Contadores (cont.)

Série 74ALS190-191 (indisponíveis)/74HC190-191
Contadores Crescentes/Decrescentes



Número do componente	Módulos
74ALS190	10
74ALS191	16

(b)

74ALS190-74ALS191 Tabela de funções

$\overline{\text{LOAD}}$	$\overline{\text{CTEN}}$	D/ $\overline{\text{U}}$	CLK	Função
L	X	X	X	Carga assíncrona
H	L	L	\uparrow	Contagem crescente
H	L	H	\uparrow	Contagem decrescente
H	H	X	X	Sem mudança

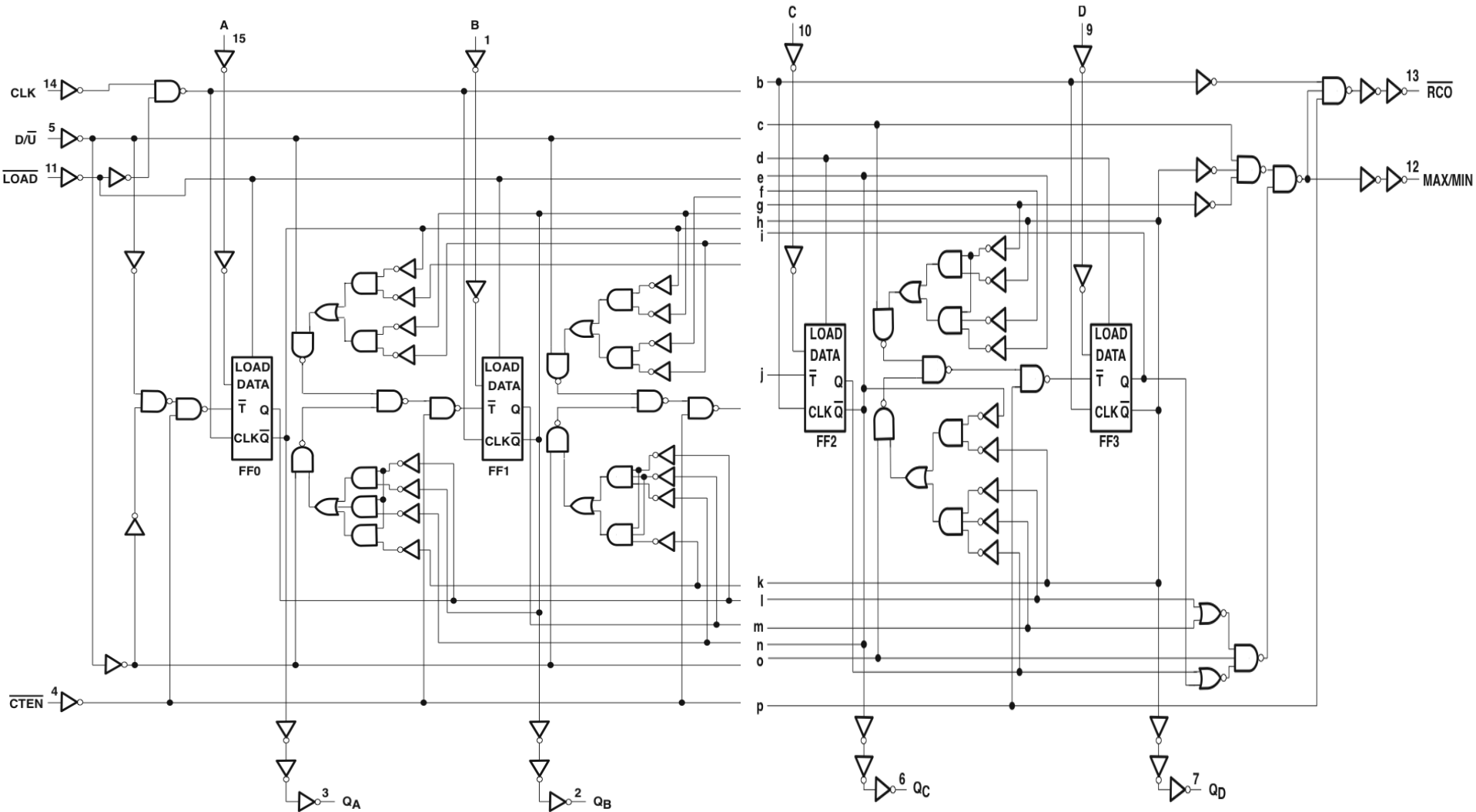
(c)

FIGURA 7.16

A série de contadores síncronos 74ALS190-74ALS191: (a) Símbolo lógico; (b) Módulo; (c) Tabela de funções.

CI's Contadores (cont.)

74HC190 - Contadores Crescentes/Decrescentes

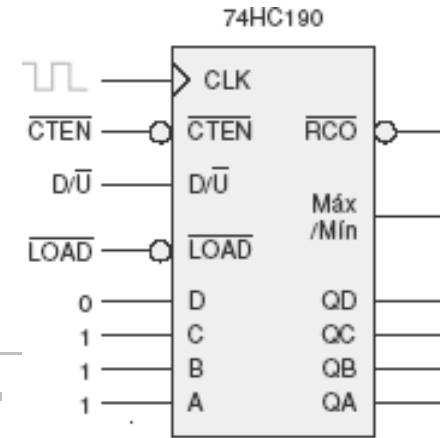
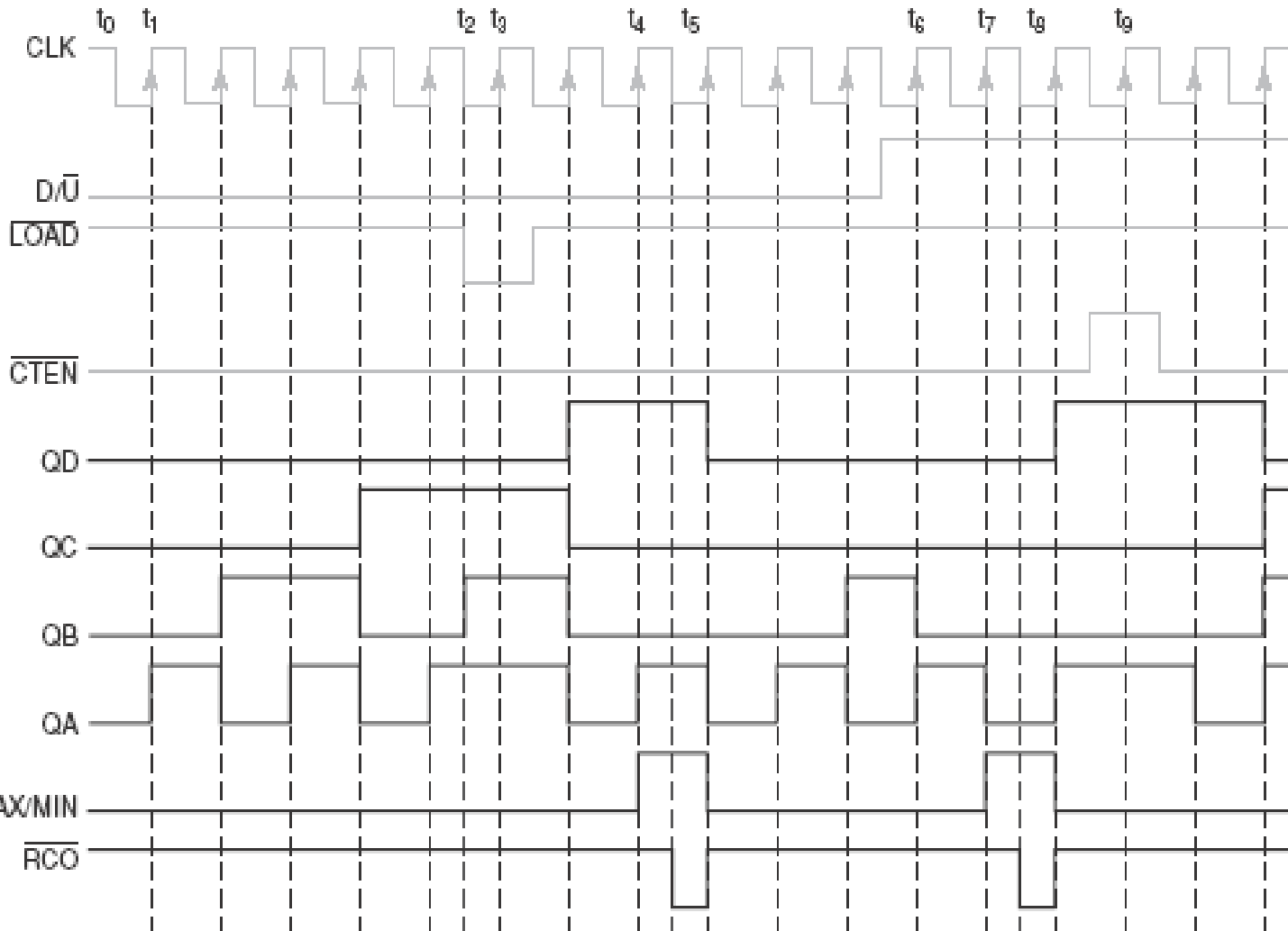


CI's Contadores (cont.)

Formas de onda do 74HC190 (cont. BCD)

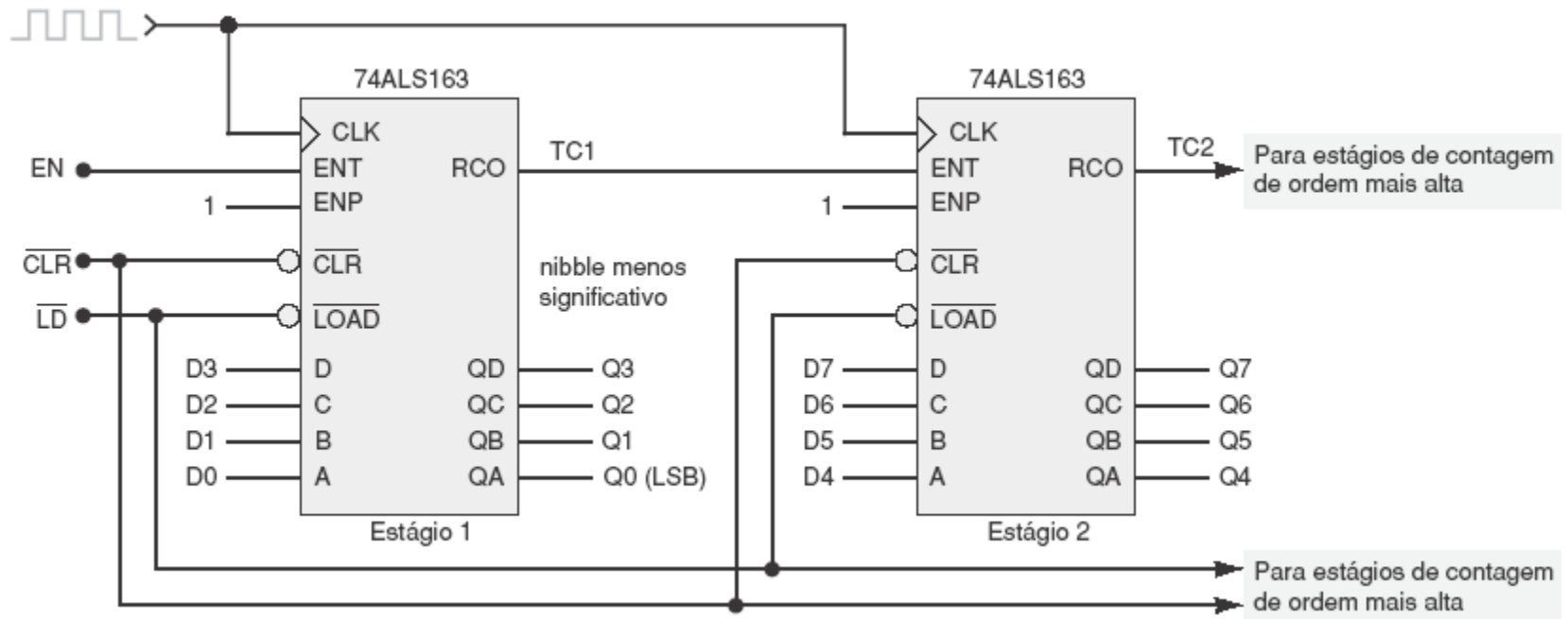
LOAD assíncrono

Entradas de dados : DCBA = 0111



Contador de Múltiplos Estágios

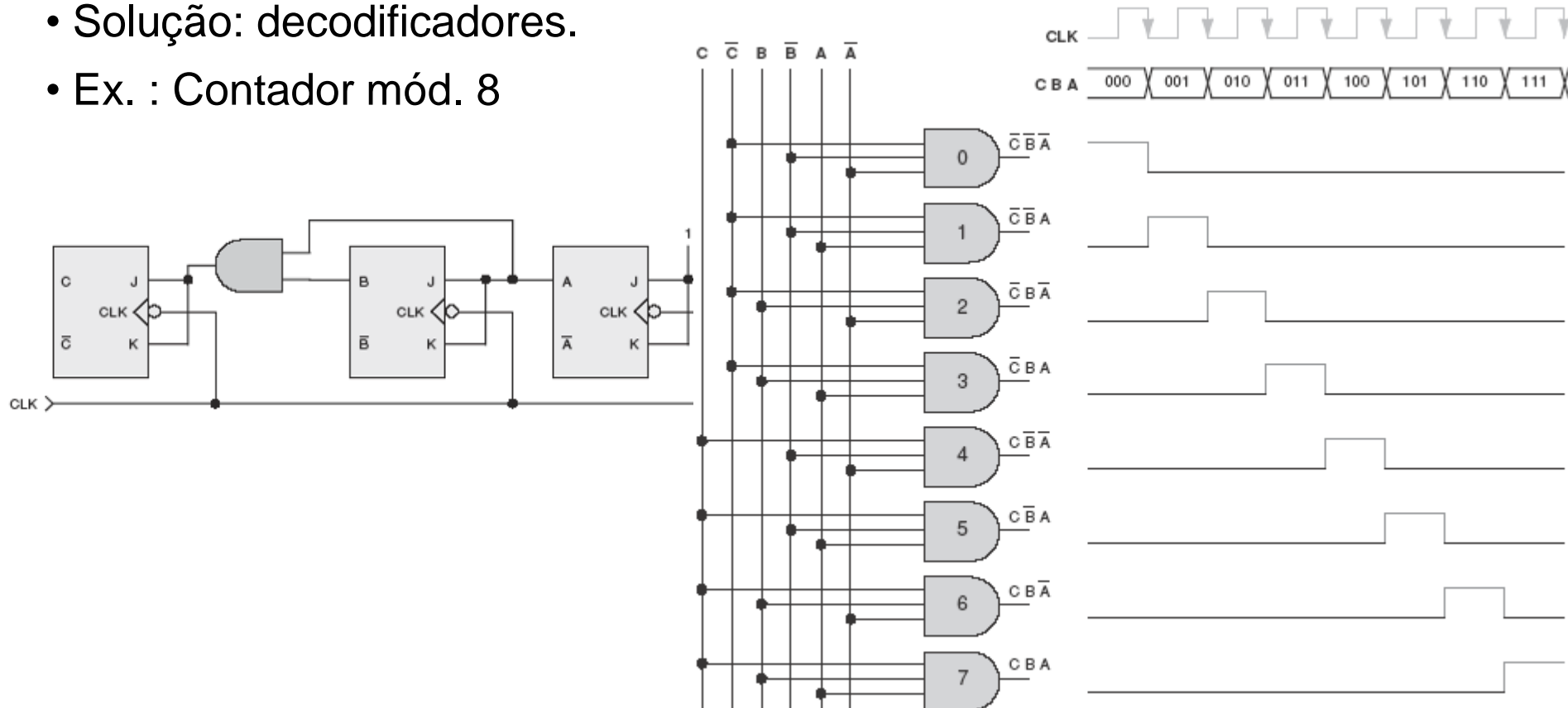
- Os CIs apresentados podem ser usados em configurações em cascata.
- O exemplo abaixo mostra um contador de 8 bits (módulo 256) implementado a partir de 2 CIs 74ALS163.



- CLR limpará sincronamente todos os estágios.
- LD carregará o contador com os 8 bits D7-D0.
- TC1 habilita contagem do CI 2. Como RCO só permanece ativo durante o último estado, o CI 2 só conta 1 estado a cada 16 contagens do CI 1.

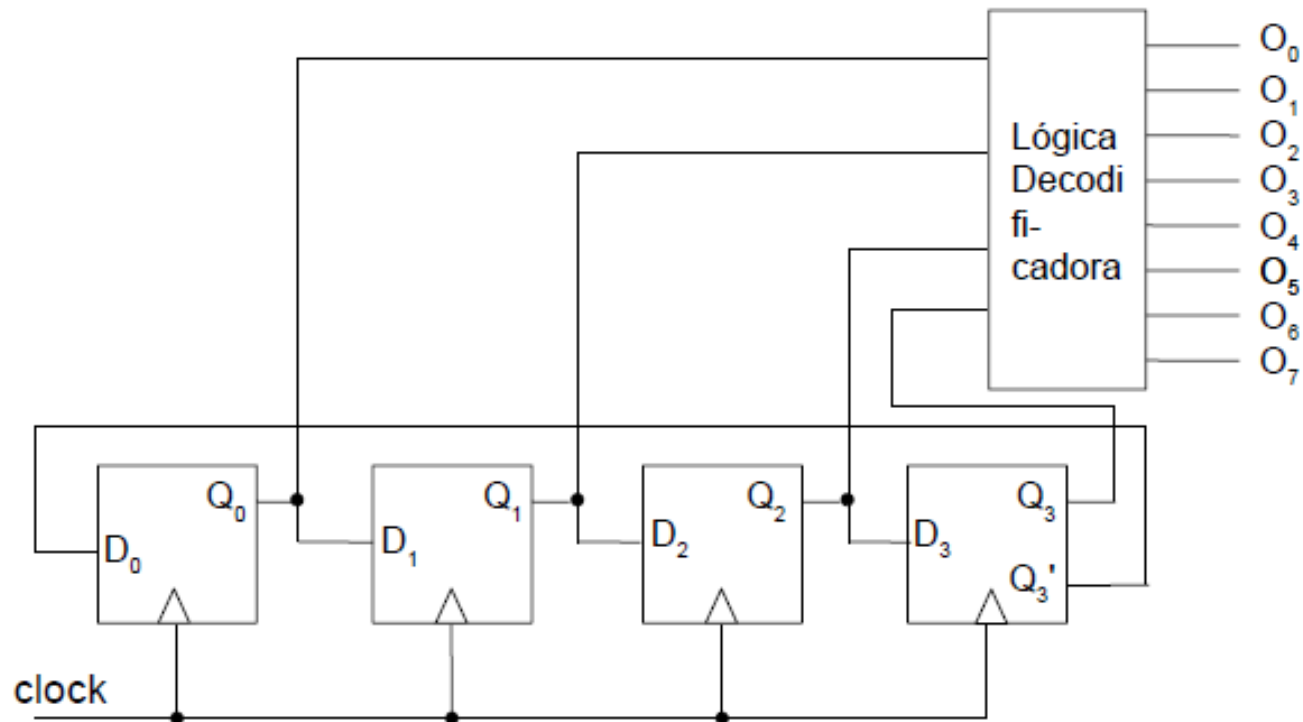
Decodificando um Contador

- Contagem digital geralmente é usada para ativar dispositivos ou geralmente precisa ser mostrada.
- Se as saídas do contador são conectadas a leds, os estados dos FFs podem ser visivelmente representados
- No entanto, nem sempre é conveniente usar leds (decodificação mental).
- Solução: decodificadores.
- Ex. : Contador mód. 8



Decodificando um Contador (cont.)

- Outro exemplo : Contador em anel torcido ou contador Johnson



Contagem	Q0	Q1	Q2	Q3	Lógica Decod.
0	0	0	0	0	$Q_0' Q_3'$
1	1	0	0	0	$Q_0 Q_1'$
2	1	1	0	0	$Q_1 Q_2'$
3	1	1	1	0	$Q_2 Q_3'$
4	1	1	1	1	$Q_0 Q_3'$
5	0	1	1	1	$Q_0' Q_1$
6	0	0	1	1	$Q_1' Q_2$
7	0	0	0	1	$Q_2' Q_3$
0	0	0	0	0	$Q_0' Q_3'$