

Eletrônica Digital

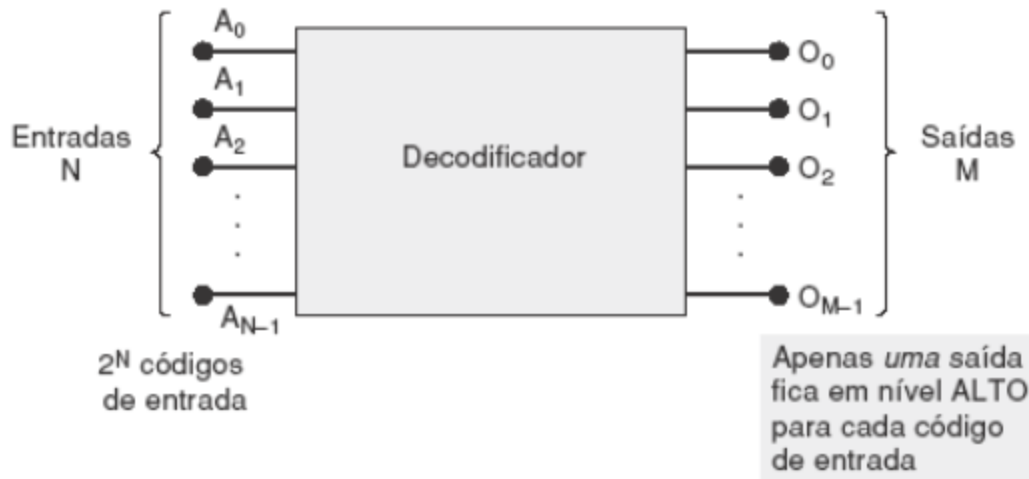
Codificadores e Decodificadores

Prof. Rômulo Calado Pantaleão Camara

Carga Horária: 2h/60h

Decodificadores

- Um decodificador binário completo é um módulo que tem n entradas e 2^n saídas;
- A cada instante uma única saída é ativada;
- Recebe em sua entrada um código binário e ativa a saída que identifica o código recebido.

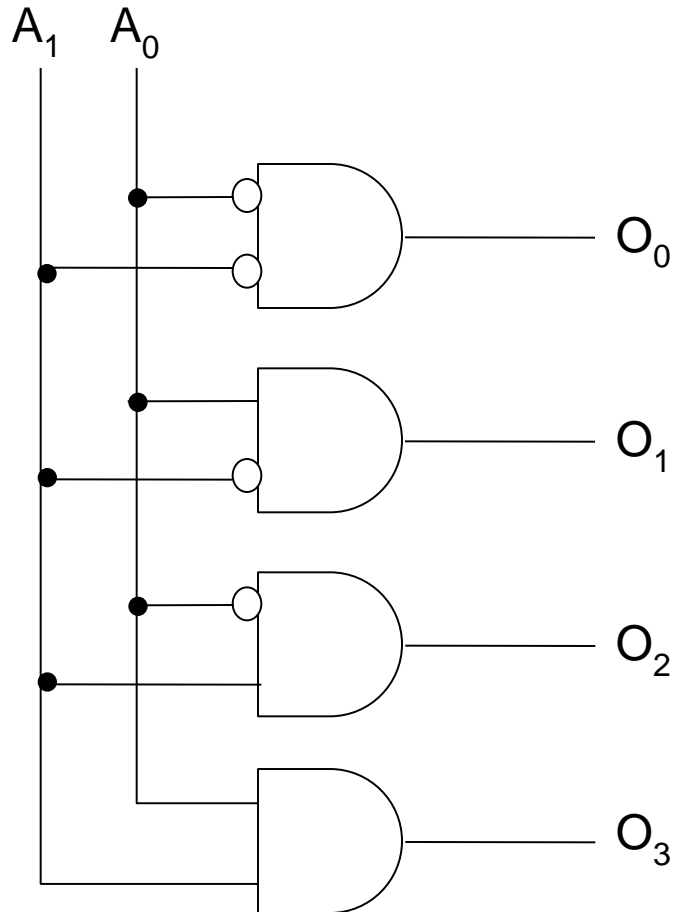


- Em alguns casos as saídas são ativas em nível baixo.
- Neste caso as saídas possuem inversores

- Alguns decodificadores não utilizam todas as 2^n possibilidades
- No caso de um decodificador BCD para decimal, existem apenas 10 saídas (0 a 9) para os 4 bits de entrada.
- Entradas inválidas não ativam nenhuma das saídas.

Decodificadores (cont.)

Exemplo: Circuito lógico que implementa o decodificador de 2 para 4 e sua tabela verdade.



A_1	A_0	O_0	O_1	O_2	O_3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

As entradas são geralmente chamadas de endereço.

Assim como um endereço seleciona uma casa, os bits A_1A_0 selecionam uma saída

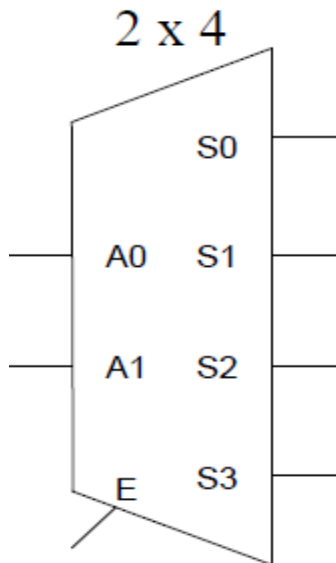
Decodificadores (cont.)

Entrada ENABLE (HABILITAÇÃO)

Alguns circuitos apresentam uma entrada ENABLE para controlar sua operação (habilitar ou desabilitar) o circuito decodificador.

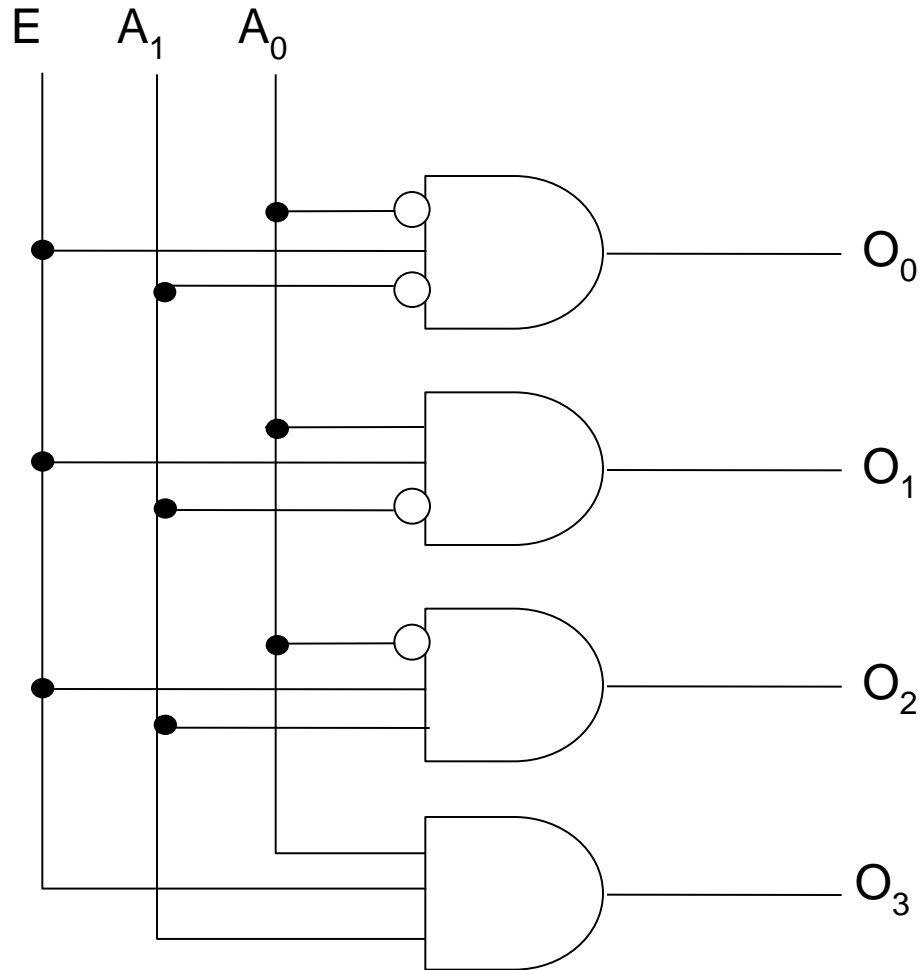
Pode ser ativa em nível ALTO ou BAIXO.

Exemplo: Monte o circuito lógico que implementa o decodificador de 2 para 4 (ou 1 de 4) apresentado a seguir:



Entrada			Saída			
E	A1	A0	S0	S1	S2	S3
0	X	X	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1

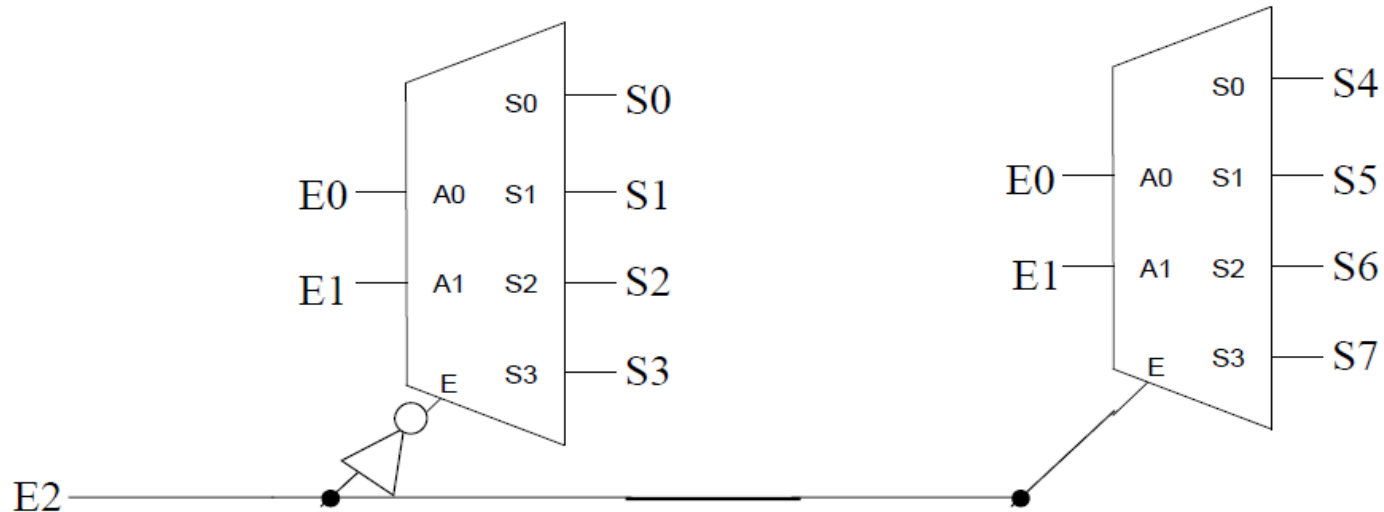
Decodificadores (cont.)



Decodificadores (cont.)

- Um decodificador 3 para 8 pode ser construído associando-se dois decodificadores 2 para 4.

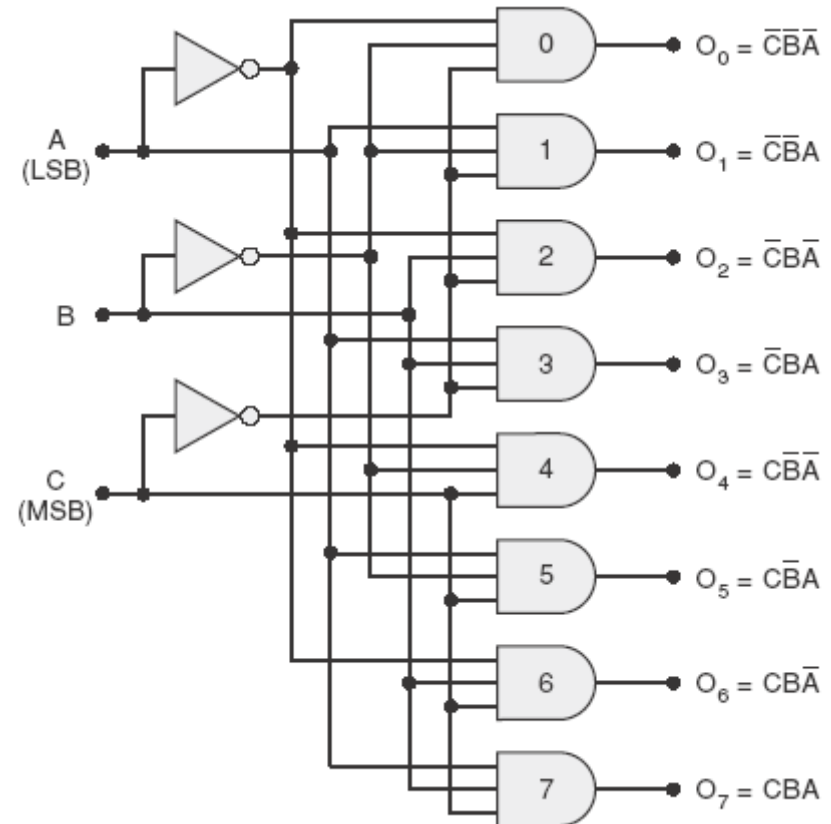
Entrada			Saída							
E2	E1	E0	S0	S1	S2	S3	S4	S5	S6	S7
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1



Decodificadores (cont.)

- A implementação direta de um decodificador de 3 para 8 (ou 1 de 8) é apresentada na seqüência.

C	B	A	O_7	O_6	O_5	O_4	O_3	O_2	O_1	O_0
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0



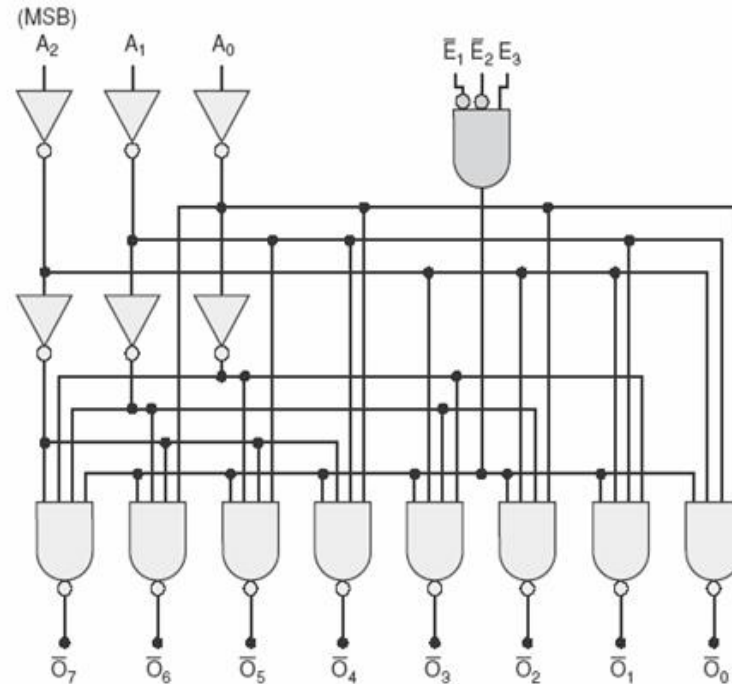
Obs: Somente 1 de 8 saídas está em nível alto.

Decodificadores (cont.)

- O circuito lógico do decodificador 74ALS138 é apresentado a seguir:

Observações:

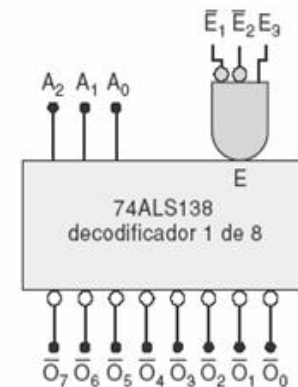
- Apesar da porta AND estar fora do bloco, ela faz parte do circuito interno do CI;
- As saídas são ativas em nível baixo;
- As entradas E_1' , E_2' e E_3 facilitam a interligação sem lógica adicional.



(a)

\bar{E}_1	\bar{E}_2	E_3	Saídas
0	0	1	Responde a código de entrada $A_2 A_1 A_0$
1	X	X	Desabilitada – todas em nível ALTO
X	1	X	Desabilitada – todas em nível ALTO
X	X	0	Desabilitada – todas em nível ALTO

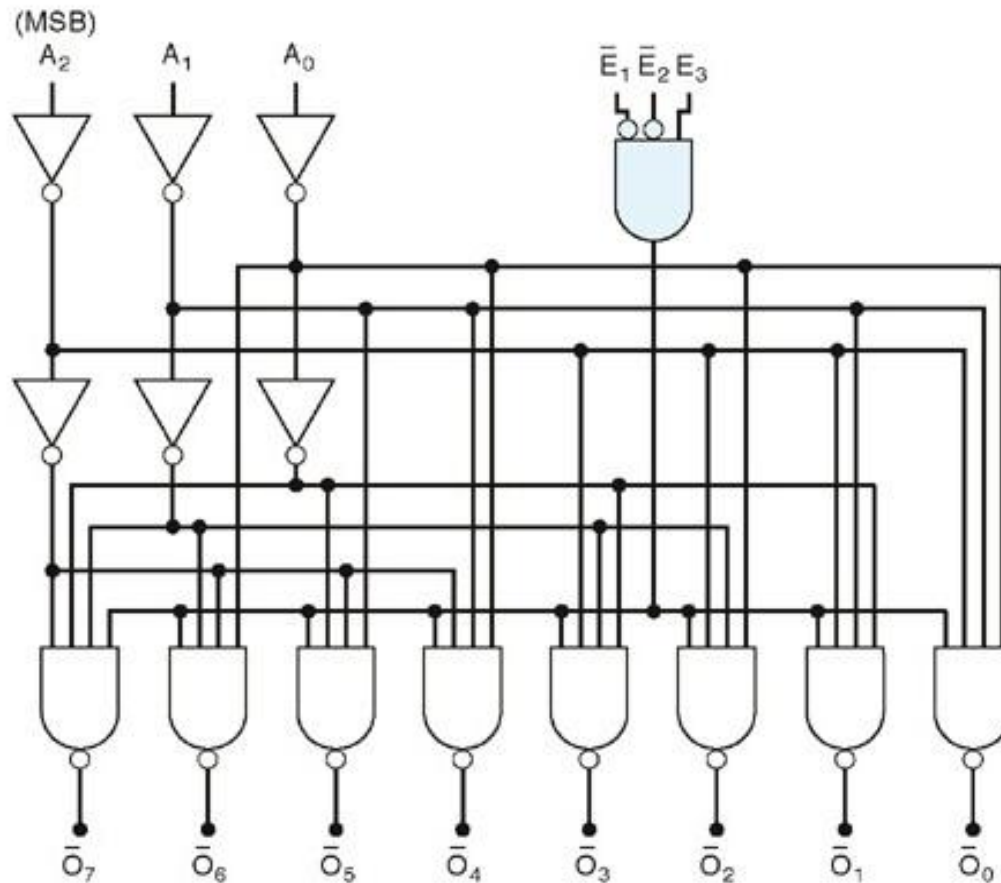
(b)



(c)

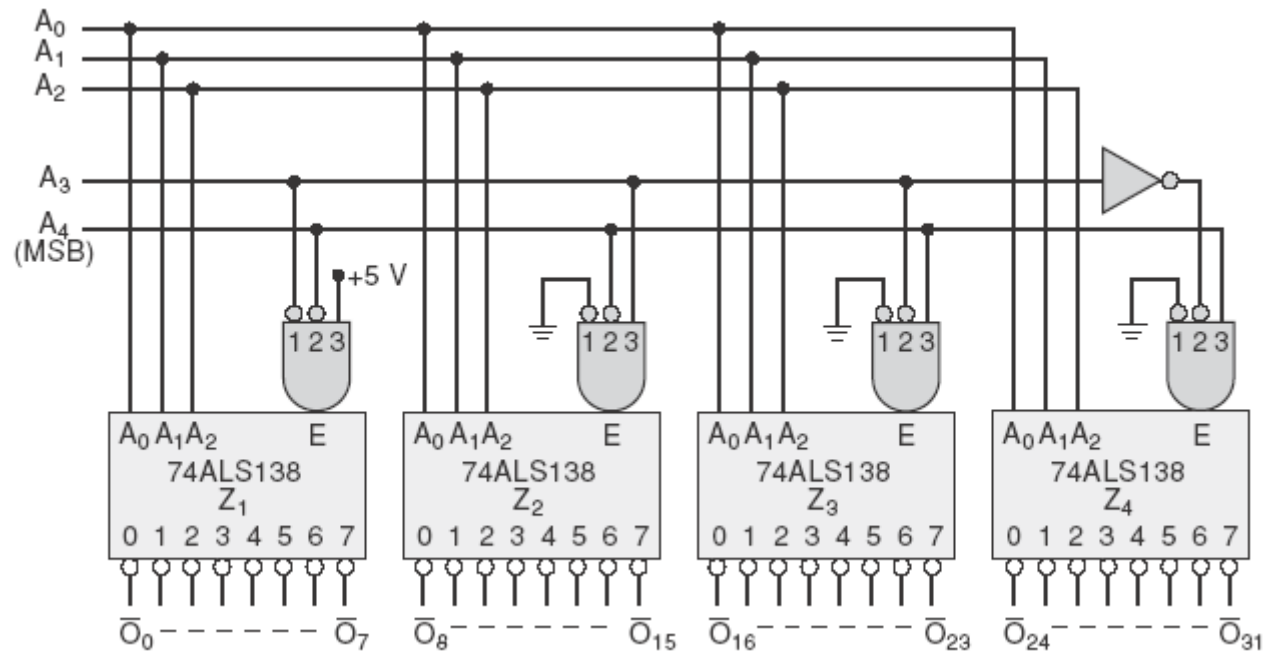
Decodificadores (cont.)

- Indique os estados das saídas para:
a) $E_3 = E_2' = 1, E_1' = 0, A_2 = A_1 = 1, A_0 = 0$
b) $E_3 = 1, E_2' = E_1' = 0, A_2 = 0, A_1 = A_0 = 1$



Decodificadores (cont.)

- Utilizando as entradas de controle, 4 decodificadores de 3 para 8 podem ser interligados para formar um decodificador de 5 para 32.



Exemplos:

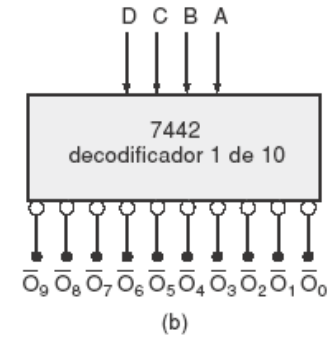
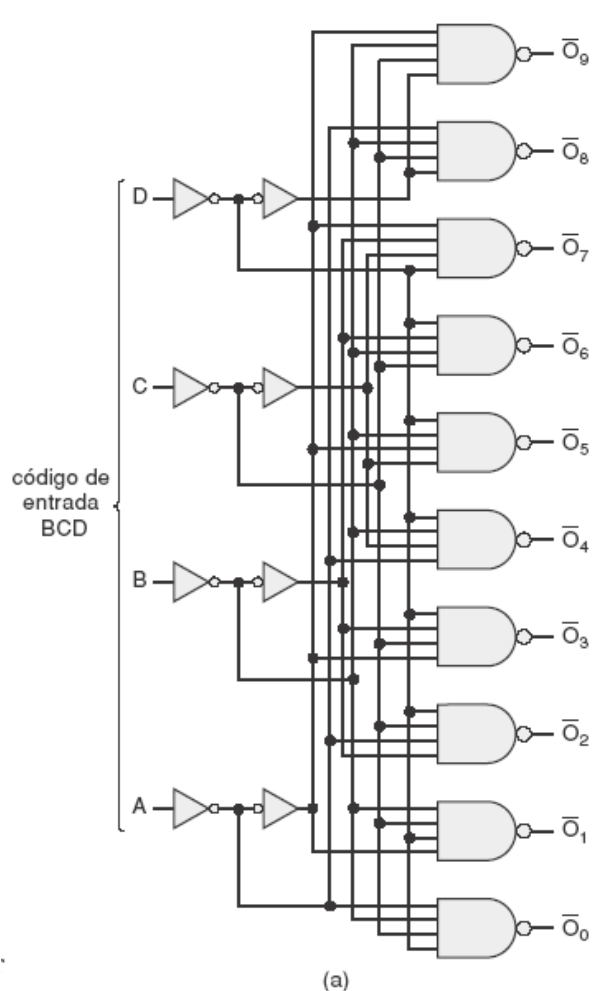
1- Qual faixa de código ativará cada decodificador ?

2- Qual saída será ativada quando $A_4A_3A_2A_1A_0 = 01101; 11001; 11100$?

Decodificadores (cont.)

No decodificador BCD para decimal (de 4 para 10) não há saída ativa para códigos inválidos.

- Observe que neste decodificador não há entrada enable.



Entradas				Saída em nível ativo
D	C	B	A	
L	L	L	L	\bar{O}_0
L	L	L	H	\bar{O}_1
L	L	H	L	\bar{O}_2
L	L	H	H	\bar{O}_3
L	H	L	L	\bar{O}_4
L	H	L	H	\bar{O}_5
L	H	H	L	\bar{O}_6
L	H	H	H	\bar{O}_7
H	L	L	L	\bar{O}_8
H	L	L	H	\bar{O}_9
H	L	H	L	Nenhuma
H	L	H	H	Nenhuma
H	H	L	L	Nenhuma
H	H	L	H	Nenhuma
H	H	H	L	Nenhuma
H	H	H	H	Nenhuma

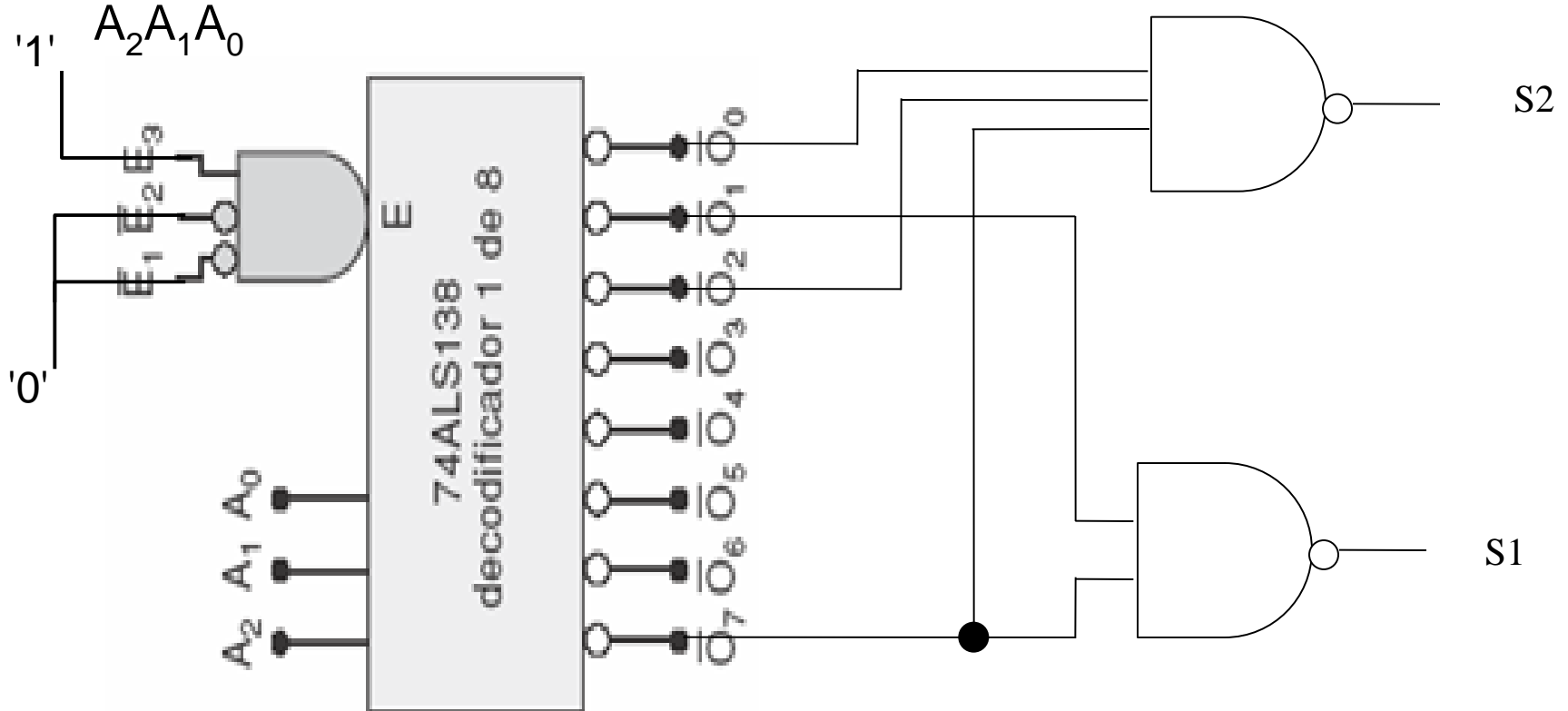
H = Nível de tensão ALTO
L = Nível de tensão BAIXO

(c)

Aplicações de Decodificadores

Gerador de Função Lógica

- ❖ O seguinte esquema pode ser utilizado para gerar as funções lógicas $S1 = A_2'A_1'A_0 + A_2A_1A_0$ e $S2 = A_2'A_1'A_0' + A_2'A_1A_0' + A_2A_1A_0'$

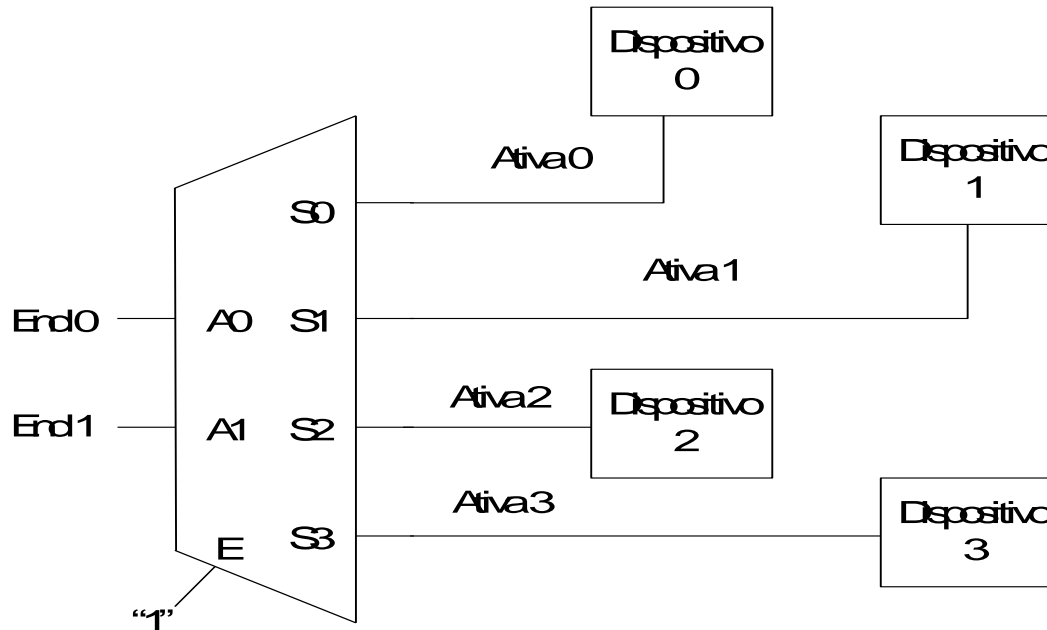


Questão: Como o circuito seria desenvolvido, caso as saídas do decodificador fossem ativas em nível alto?

Aplicações de Decodificadores (cont.)

Selecionador de Dispositivos

- O uso mais comum do decodificador é selecionar um entre vários dispositivos, a partir do endereço associado a cada um deles.



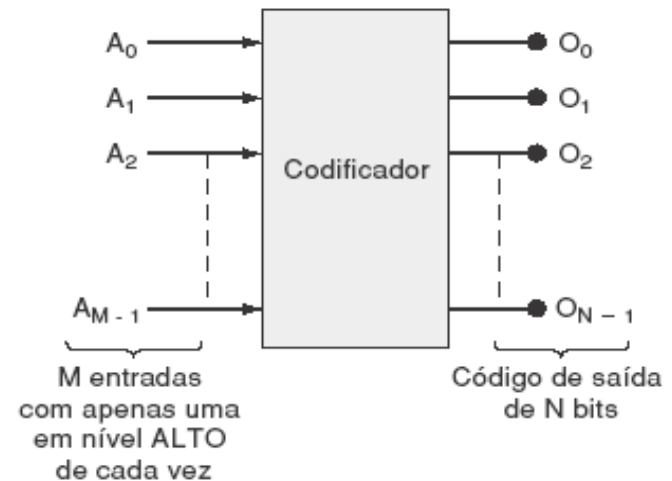
- Variando o endereço (End 0 e End 1) pode-se ativar qualquer um dos dispositivos D0, D1, D2 ou D3.
- Assim são ativados os pentes de memória. O endereço de entrada irá ativar o sinal de seleção do chip.

Codificadores

- Executa a operação inversa à do decodificador
- Trabalha com entradas que têm a característica de, em determinado momento, apenas uma ser escolhida para ter nível lógico diferente das demais.

Para cada linha de entrada escolhida, uma palavra de código com os bits A_0, A_1, \dots, A_{N-1} aparece na saída.

- O código de saída de N bits depende de qual entrada está ativa.
- Somente um entrada é ativa por vez.



Codificadores

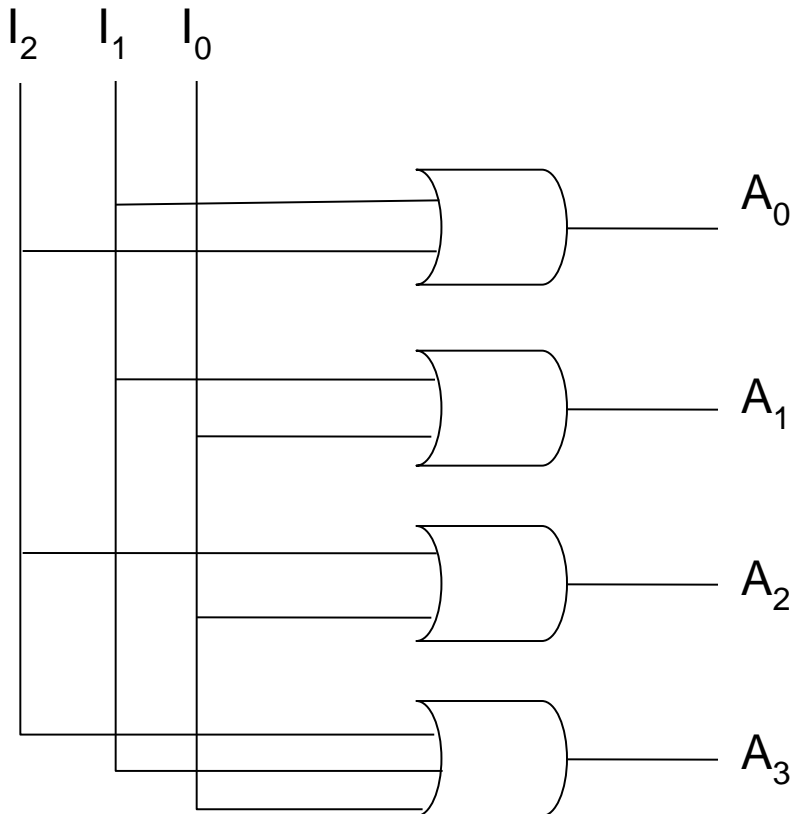
As palavras-código foram escolhidas aleatoriamente.

Podemos pensar de duas formas:

a) $I_2 = 1$ e as outras entradas 0 geram a saída (palavra de código) $A_3A_2A_1A_0 = 1101$

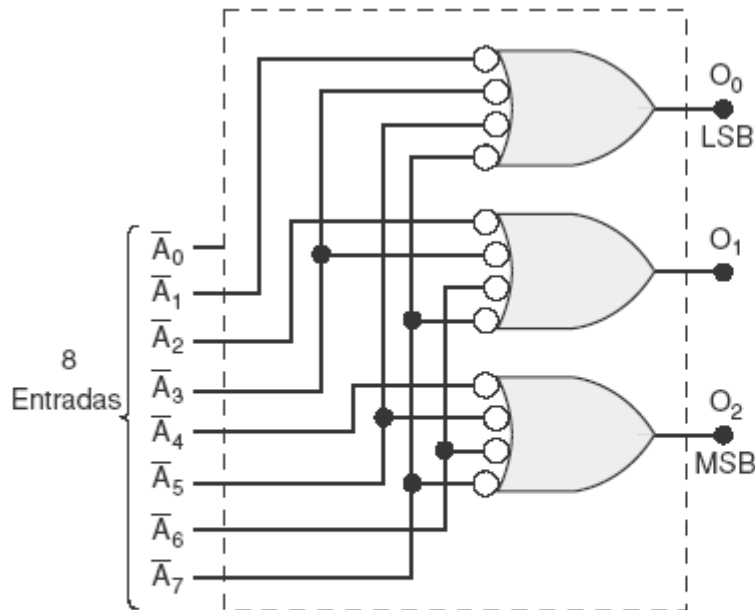
b) $A_0 = 1$ sempre que $I_2 = 1$ ou $I_1 = 1$.

I_2	I_1	I_0	A_3	A_2	A_1	A_0
1	0	0	1	1	0	1
0	1	0	1	0	1	1
0	0	1	1	1	1	0



Codificadores (cont.)

Exemplo: Codificador BCD para Binário, com portas OR e entradas ativas em nível BAIXO.



Entradas								Saídas		
\bar{A}_0	\bar{A}_1	\bar{A}_2	\bar{A}_3	\bar{A}_4	\bar{A}_5	\bar{A}_6	\bar{A}_7	O_2	O_1	O_0
X	1	1	1	1	1	1	1	0	0	0
X	0	1	1	1	1	1	1	0	0	1
X	1	0	1	1	1	1	1	0	1	0
X	1	1	0	1	1	1	1	0	1	1
X	1	1	1	0	1	1	1	1	0	0
X	1	1	1	1	0	1	1	1	0	1
X	1	1	1	1	1	0	1	1	1	0
X	1	1	1	1	1	1	0	1	1	1

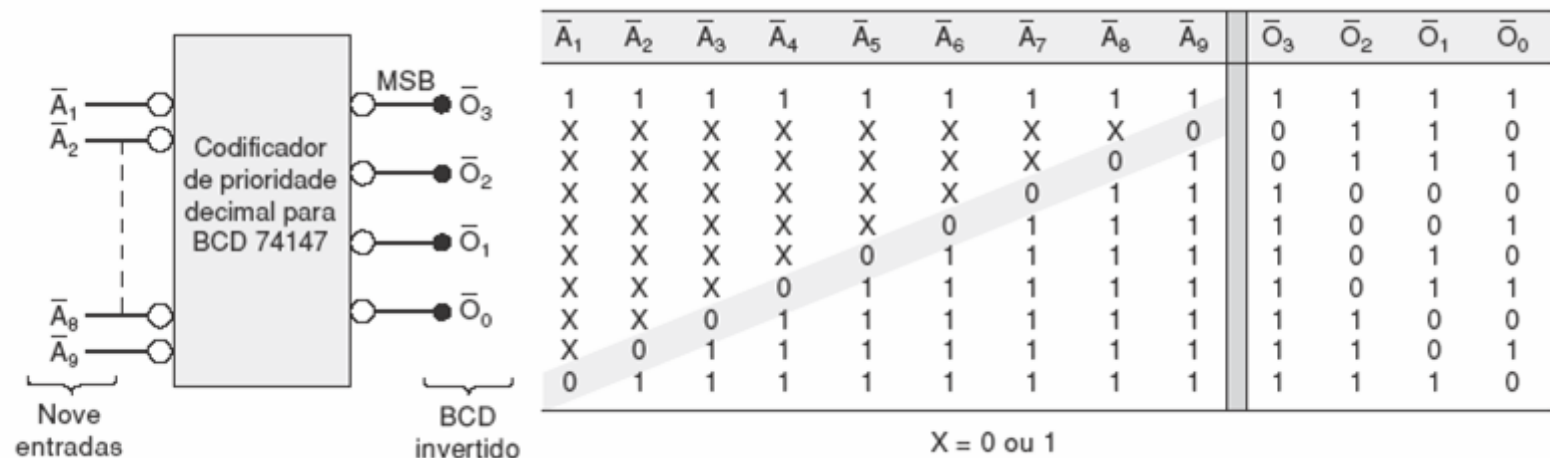
*Apenas uma entrada em nível BAIXO de cada vez

- A entrada A_0' está desconectada, pois a saída é 000 quando nenhuma das entradas estiver em nível baixo.
- Caso as entradas A_3' e A_5' sejam acionadas simultaneamente, o código de saída é 111 (**errado**).

Codificadores de Prioridade

- Possui a lógica necessária para obter na saída um código binário relativo à entrada ativa de **mais alta ordem**.
- Elimina o problema de duas ou mais entradas serem acionadas simultaneamente.

Codificador de Prioridade Decimal para BCD INVERTIDO

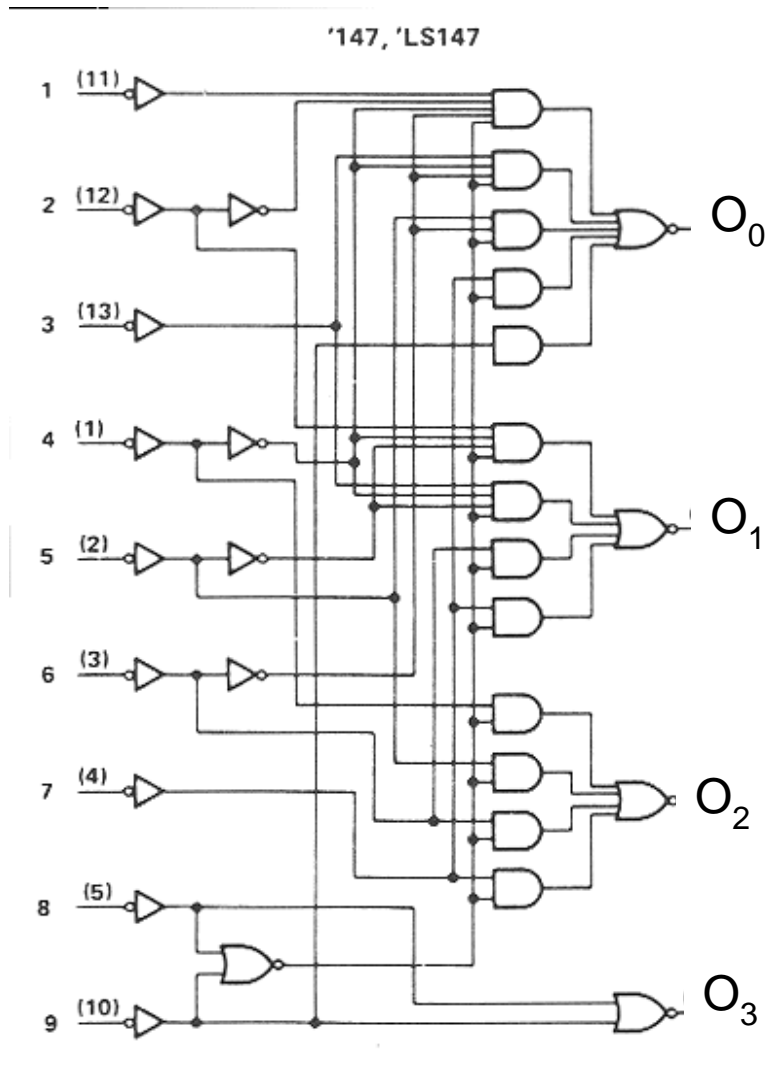


Questão: Quais são os códigos de saída para as seguintes entradas ativas: A_2' ; A_3' e A_6' ; A_7' e A_8' e A_9' ; A_8' .

- Não existe entrada A_0' , visto que o decimal zero é assumido quando todas as entradas estão em nível alto.

Codificadores de Prioridade

Codificador de Prioridade Decimal para BCD



\bar{A}_1	\bar{A}_2	\bar{A}_3	\bar{A}_4	\bar{A}_5	\bar{A}_6	\bar{A}_7	\bar{A}_8	\bar{A}_9	\bar{O}_3	\bar{O}_2	\bar{O}_1	\bar{O}_0
1	1	1	1	1	1	1	1	1	1	1	1	1
X	X	X	X	X	X	X	X	0	0	1	1	0
X	X	X	X	X	X	X	0	1	0	1	1	1
X	X	X	X	X	0	1	1	1	1	0	0	0
X	X	X	X	0	1	1	1	1	1	0	0	1
X	X	X	0	1	1	1	1	1	1	0	1	0
X	X	0	1	1	1	1	1	1	1	0	1	1
X	0	1	1	1	1	1	1	1	1	1	0	0
0	1	1	1	1	1	1	1	1	1	1	0	1
0	1	1	1	1	1	1	1	1	1	1	1	0

X = 0 ou 1

Codificadores de Prioridade (cont.)

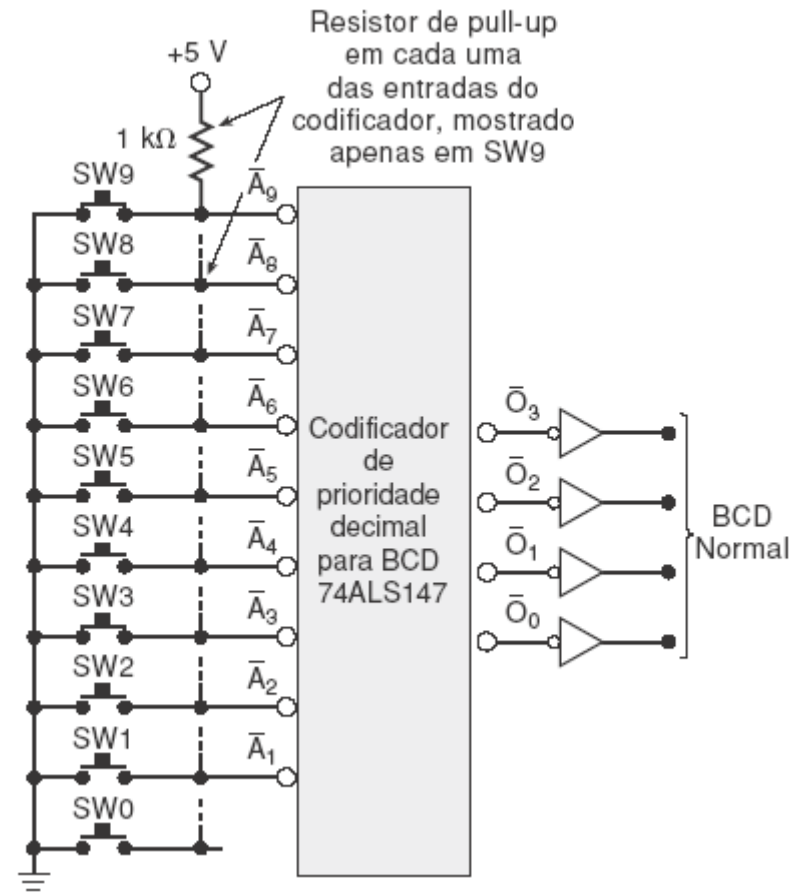
Codificador de Chaves

Nenhuma chave pressionada

- Chaves normalmente abertas;
- Entradas em nível 1 (desativadas);
- Saídas BCD em 0000.

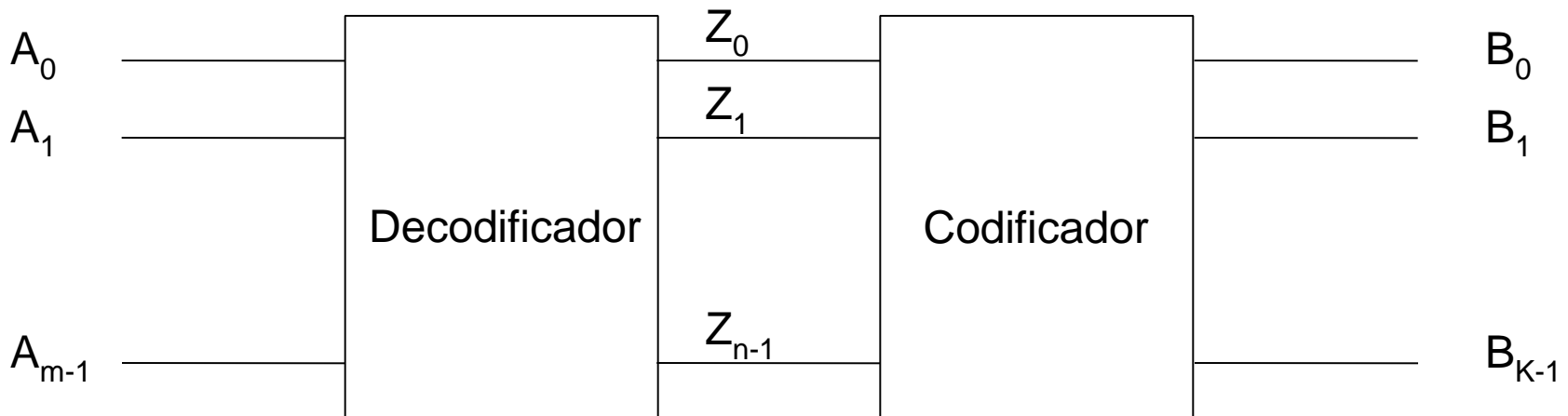
Chave 5 pressionada

- Entrada 5 em nível 0 (ativada);
- Demais entradas em nível alto;
- Saídas BCD em 0101.



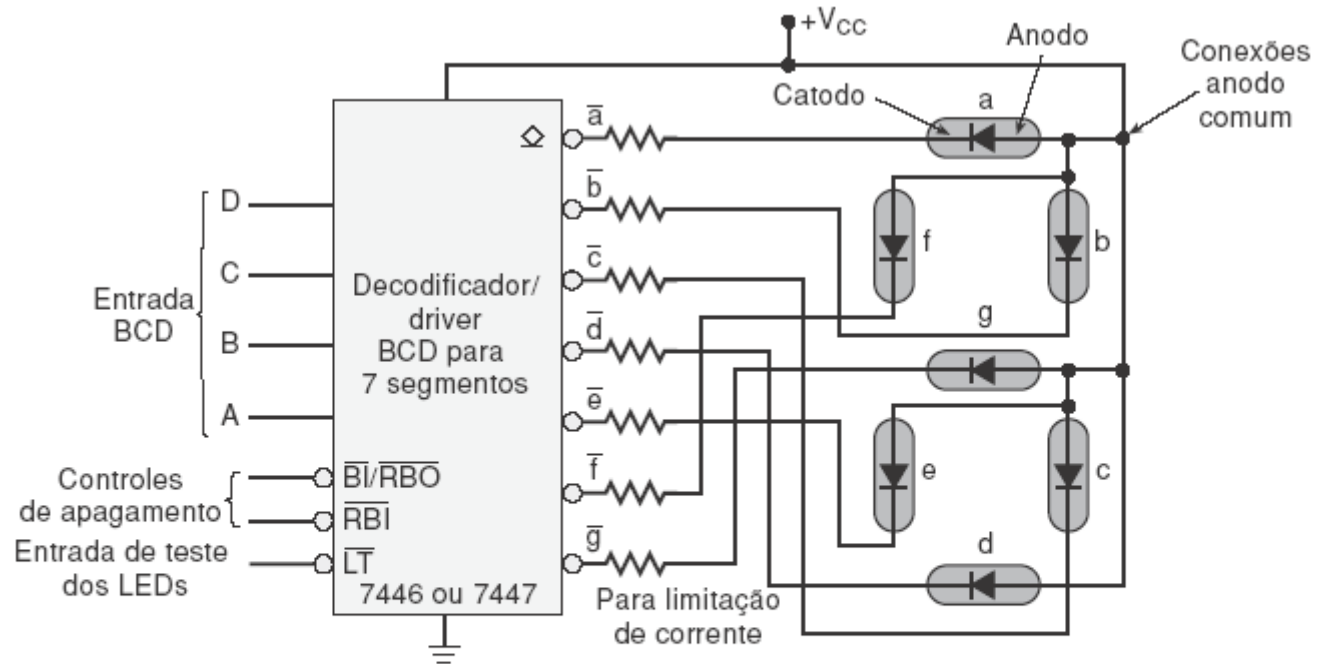
Conversores de Código

- Freqüentemente um código binário precisa ser convertido em outro.
- O circuito lógico que realiza esta tradução é chamado de conversor de código.
- É construído ligando-se em cascata um decodificador e um codificador.

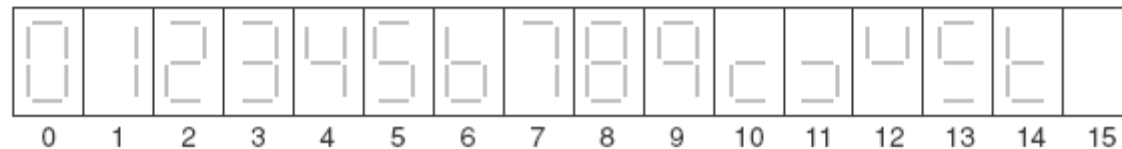


Aplicações de Decodificadores (cont.)

Decodificador BCD para 7 segmentos



(a)



(b)